

# ACPL-C87AT/ACPL-C87BT

## R<sup>2</sup>Coupler™車載用高精度光学分離電圧センサ



## Data Sheet



### 概要

ACPL-C87AT/C87BTは、電圧検出用に設計されたアイソレーション・アンプです。このアンプは、2Vの入力範囲と1GΩの高い入力インピーダンスを備え、電気モータ駆動やDC/DC、AC/DC変換、バッテリーシステムの高精度なDC電圧検出に最適です。

一般的な電圧検出では、DCリンク電圧を電圧センサの入力レンジに合わせて調整するために、抵抗分圧器を使用します。光学分離障壁の反対側には、入力電圧に比例した差動出力電圧が出力されます。ゲイン公差±1%のACPL-C87ATと高精度ゲイン公差±0.5%のACPL-C87BTのご用意があります。ACPL-C87AT/C87BTは1次側電源5V、2次側電源3.3/5Vで動作し、優れたリニアリティを提供します。

シャットダウン機能を用いることでI<sub>DD1</sub>電流をわずか20μAに抑えることができ、バッテリー・アプリケーションや他の電力の影響を受けやすいアプリケーションに対応できます。ACPL-C87AT/C87BTの高い同相過渡耐性(15kV/μs)は、高ノイズ・モータ制御環境においてDCレール電圧を正確に監視するために必要な精度と安定性を提供します。このガルバニック安全分離ソリューションは、海外安全規格に対応した小型ストレッチSO-8(SSO-8)パッケージで提供されます。

アバゴ・テクノロジーのR<sup>2</sup>Couplerは車載および高温産業用途に適した高い絶縁性能と信頼性を提供します。

### 内部ブロック図

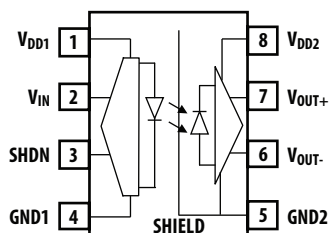


Figure 1. Function Diagram

注: 0.1μFのバイパス・コンデンサをピン1とピン4の間とピン5とピン8の間に挿入してください。

### 特長

- 最先端のシグマデルタ(Σ-Δ)変調技術
- ユニティゲイン: 1V/V、高いゲイン精度: +/−0.5%(ACPL-C87BT)、+/−1%(ACPL-C87AT) @25°C
- 入力インピーダンス: 1GΩ
- 公称入力範囲: 0~2V
- ゲイン温度ドリフト: 25ppm/°C
- オフセット温度ドリフト: 21μV/°C
- ノンリニアアリティ: 0.05%(typ)
- シャットダウン機能(アクティブハイ)
- 帯域幅: 100kHz
- AEC-Q100グレード1テスト・ガイドライン認定
- 広い出力側電源範囲: 3.3V~5.5V
- 動作温度: −40°C~+125°C
- 同相除去性能: 15kV/μs @V<sub>CM</sub>=1kV
- 小型ストレッチSO8/パッケージ
- 海外安全規格対応:
  - UL1577 5,000V<sub>RMS</sub>/1分間
  - IEC/EN/DIN EN 60747-5-5 V<sub>IORM</sub>=1414V<sub>peak</sub>
  - CSA部品承認通達#5

### 応用

- 車載用BMS/バッテリーパックの電圧検出
- 車載用DC/DCコンバータの電圧検出
- 車載用モータ・インバータDC/バス電圧検出
- 車載用AC/DC(チャージャ)DC出力電圧検出
- 温度検出用アイソレーション・インタフェース
- 汎用電圧検出および監視

**注意:** この製品を取り扱う際は、静電気放電による損傷や劣化を防ぐため、一般的な静電気対策をとってください。

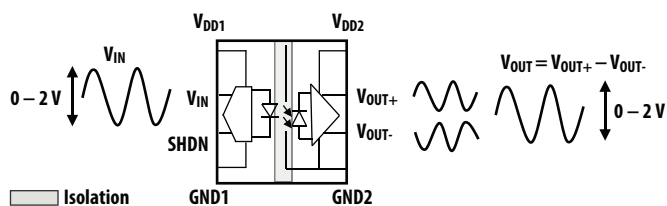


Figure 2. Functional Diagram 2

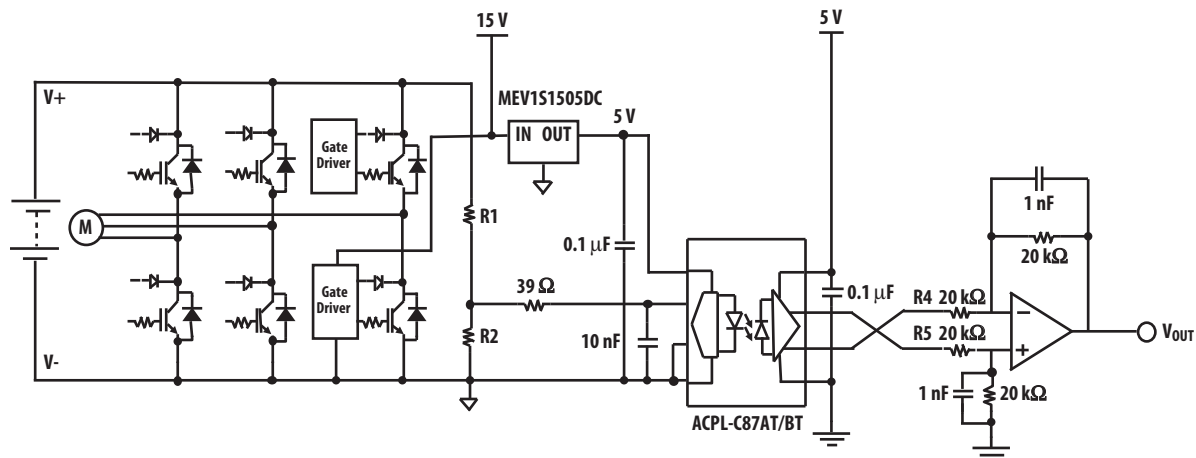


Figure 3. Typical Voltage Sensing Circuit

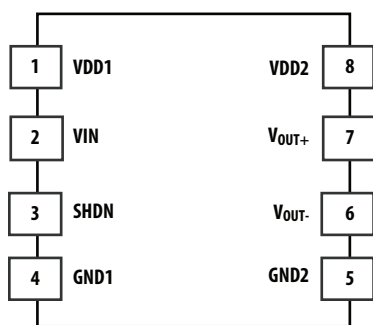


Figure 4. Package Pinout

## ピンの説明

ピン番号	記号	説明	ピン番号	記号	説明
1	V <sub>DD1</sub>	入力電源 (V <sub>DD1</sub> = 0 のとき V <sub>OUT+</sub> = 0 V, V <sub>OUT-</sub> = 2.6 V になります)	8	V <sub>DD2</sub>	出力電源
2	V <sub>IN</sub>	電圧入力、フルスケールは 2.46 V	7	V <sub>OUT+</sub>	正出力電圧
3	SHDN	シャットダウン(アクティブHigh) (アクティブのとき、V <sub>OUT+</sub> = 0 V, V <sub>OUT-</sub> = 2.6 V になります)	6	V <sub>OUT-</sub>	負出力電圧
4	GND1	入力側GND	5	GND2	出力側GND

## オーダ情報

型名	オプション (RoHS指令準拠)	パッケージ	表面実装	テープ& リール	UL5000Vrms 1分間	IEC/EN/DIN EN 60747-5-5	梱包単位
ACPL-C87AT	-000E	ストレッチSO-8	○		○	○	80個/チューブ
ACPL-C87BT	-500E		○	○	○	○	1000個/リール

ご注文の際は、型名欄から選択した製品型名とオプション欄のご希望のオプションとを組み合わせ指定してください。

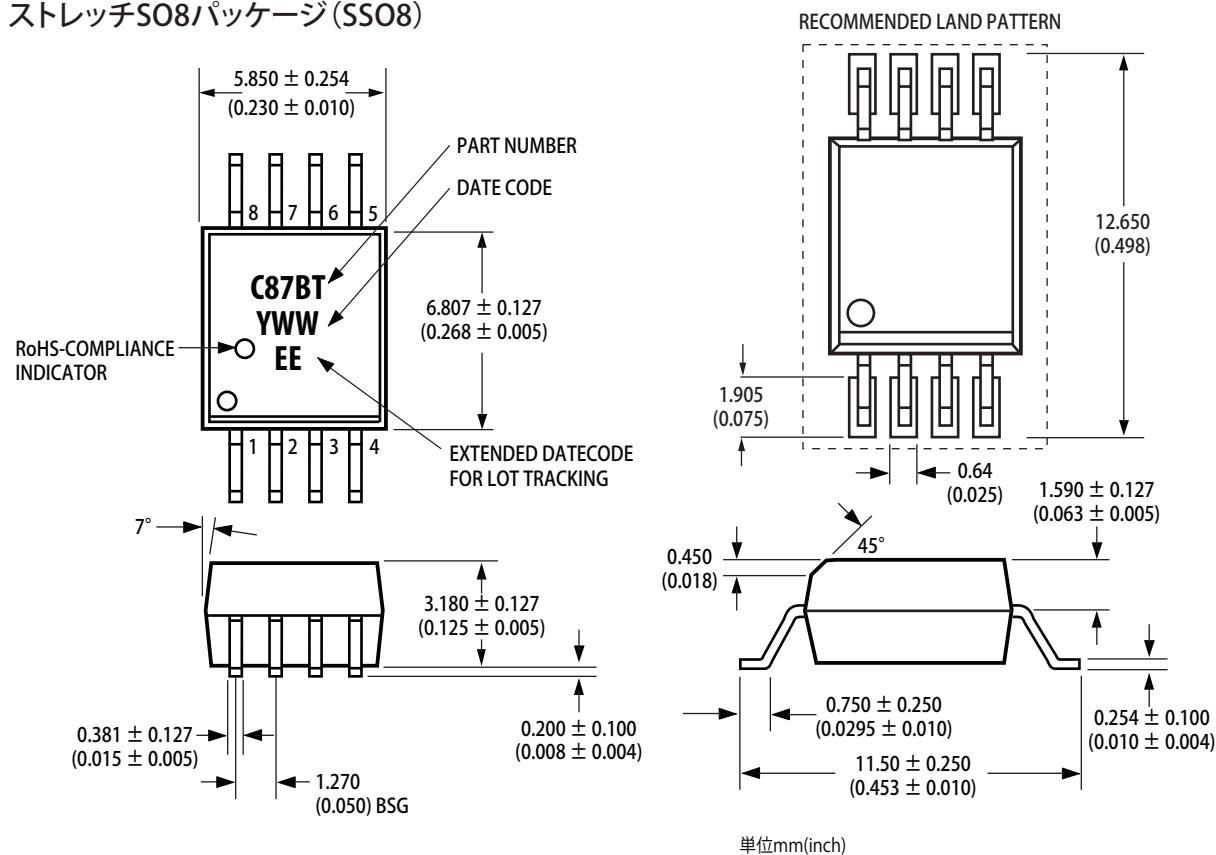
### 例:

ACPL-C87AT-500Eは、IEC/EN/DIN EN60747-5-5海外安全規格対応、RoHS指令準拠のテープ&リール梱包のSSO-8表面実装パッケージの製品です。

梱包形態等の詳細は、アバゴ・テクノロジーの正規販売代理店までお問い合わせください。

## パッケージ外形図

### ストレッチSO8パッケージ (SSO8)



注:  
最大リード平坦度=0.1mm(0.004inch)。  
リード間の補助リードの突出は最大0.25mm(10mil)

Figure 5. Package Outline Drawing

## 推奨鉛フリーIRプロファイル

JEDEC規格J-STD-020(最新版)に準拠したリフロー条件を推奨。非ハロゲン化物系フラックスを使用してください。

## 安全規格

ACPL-C87ATとACPL-C87BTは、以下の認証機関による承認を受けています。

### UL

UL 1577, 部品承認プログラム  
最大  $V_{ISO} = 5,000V_{RMS}$

### CSA

CSA部品承認通達#5

### IEC/EN/DIN EN 60747-5-5

IEC 60747-5-5

EN 60747-5-5

DIN EN 60747-5-5

## IEC/EN/DIN EN 60747-5-5 絶縁に関連する特性

Description	Symbol	Units	
Installation classification per DIN VDE 0110/1.89, Table 1			
for rated mains voltage $\leq 150 V_{rms}$		I – IV	
for rated mains voltage $\leq 300 V_{rms}$		I – IV	
for rated mains voltage $\leq 450 V_{rms}$		I – IV	
for rated mains voltage $\leq 600 V_{rms}$		I – IV	
for rated mains voltage $\leq 1000 V_{rms}$		I – III	
Climatic Classification		40/125/21	
Pollution Degree (DIN VDE 0110/1.89)		2	
Maximum Working Insulation Voltage	$V_{IORM}$	1414	$V_{peak}$
Input to Output Test Voltage, Method b $V_{IORM} \times 1.875 = V_{PR}$ , 100% Production Test with $t_m = 1$ sec, Partial discharge $< 5$ pC	$V_{PR}$	2651	$V_{peak}$
Input to Output Test Voltage, Method a $V_{IORM} \times 1.6 = V_{PR}$ , Type and Sample Test with $t_m = 10$ sec, Partial discharge $< 5$ pC	$V_{PR}$	2262	$V_{peak}$
Highest Allowable Overvoltage (Transient Overvoltage $t_{ini} = 60$ sec)	$V_{IOTM}$	8000	$V_{peak}$
Safety-limiting values – maximum values allowed in the event of a failure, also see Figure 6.			
Case Temperature	$T_S$	175	$^{\circ}C$
Input Current	$I_{S, INPUT}$	230	mA
Output Power	$P_{S, OUTPUT}$	600	mW
Insulation Resistance at $T_S, V_{IO} = 500$ V	$R_S$	$> 10^9$	$\Omega$

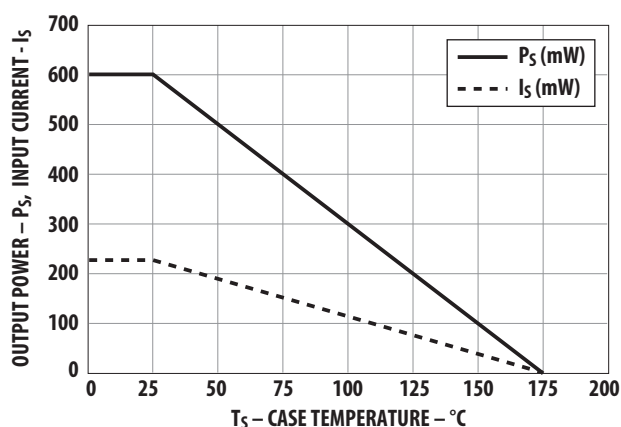


Figure 6. Dependence of safety limiting values on temperature

## 絶縁と安全性に関連する仕様

Parameter	Symbol	Value	Unit	Conditions
Minimum External Air Gap (External Clearance)	L(101)	8.0	mm	Measured from input terminals to output terminals, shortest distance through air.
Minimum External Tracking (External Creepage)	L(102)	8.0	mm	Measured from input terminals to output terminals, shortest distance path along body.
Minimum Internal Plastic Gap (Internal Clearance)		0.5	mm	Through insulation distance conductor to conductor, usually the straight line distance thickness between the emitter and detector.
Tracking Resistance (Comparative Tracking Index)	CTI	> 175	Volts	DIN IEC 112/VDE 0303 Part 1
Isolation Group (DIN BDE0109)		IIIa		Material Group (DIN VDE 0110)

## 絶対最大定格

Parameter	Symbol	Min.	Max.	Units	Note
Storage Temperature	T <sub>S</sub>	-55	150	°C	
Ambient Operating Temperature	T <sub>A</sub>	-40	125	°C	
Supply Voltages	V <sub>DD1</sub> , V <sub>DD2</sub>	-0.5	6.0	Volts	
Input Voltage	V <sub>IN</sub>	-2.0	V <sub>DD1</sub> + 0.5	Volts	
Shutdown Voltage	V <sub>SD</sub>	-0.5	V <sub>DD1</sub> + 0.5	Volts	
Output Voltages	V <sub>OUT+</sub> , V <sub>OUT-</sub>	-0.5	V <sub>DD2</sub> + 0.5	Volts	

## 推奨動作条件

Parameter	Symbol	Min.	Max.	Units	Notes
Ambient Operating Temperature	T <sub>A</sub>	-40	125	°C	
Input Supply Voltage	V <sub>DD1</sub>	4.5	5.5	Volts	
Output Supply Voltage	V <sub>DD2</sub>	3.0	5.5	Volts	
Input Voltage	V <sub>IN</sub>	0	2.0	Volts	
Shutdown Voltage	V <sub>SD</sub>	V <sub>DD1</sub> - 0.5	V <sub>DD1</sub>	Volts	

## 電気特性仕様

Unless otherwise noted, all typical values at  $T_A = 25^\circ\text{C}$ ,  $V_{DD1} = V_{DD2} = 5\text{ V}$ ,  $V_{IN} = 0$  to  $2\text{ V}$ ,  $V_{SD} = 0\text{ V}$ ; all Minimum/Maximum specifications are at recommended voltage supply conditions:  $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ ,  $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Fig.	Note
<b>POWER SUPPLIES</b>								
Input Supply Current	$I_{DD1}$		10.5	15	mA	$V_{SD} = 0\text{ V}$	18, 19	
Input Supply Current (Shutdown Mode)	$I_{DD1(SD)}$		20		$\mu\text{A}$	$V_{SD} = 5\text{ V}$		
Output Supply Current	$I_{DD2}$		6.5	12	mA		18, 20	
<b>DC CHARACTERISTICS</b>								
Gain (ACPL-C87BT, +/- 0.5%)	G0	0.995	1	1.005	V/V	$T_A = 25^\circ\text{C}$ , $V_{IN} = 0 - 2\text{ V}$ , $V_{DD1} = V_{DD2} = 5.0\text{ V}$	8	1
Gain (ACPL-C87AT, +/- 1%)	G1	0.99	1	1.01	V/V	$T_A = 25^\circ\text{C}$ , $V_{IN} = 0 - 2\text{ V}$ , $V_{DD1} = V_{DD2} = 5.0\text{ V}$	8, 11	1
Magnitude of Gain Change vs Temperature	$ dG/dT_A $		25		ppm/ $^\circ\text{C}$	$T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$	11	
Magnitude of Gain Change vs $V_{DD1}$	$ dG/dV_{DD1} $		0.05		%/V	$T_A = 25^\circ\text{C}$	12	
Magnitude of Gain Change vs $V_{DD2}$	$ dG/dV_{DD2} $		0.02		%/V	$T_A = 25^\circ\text{C}$	12, 13	
Nonlinearity	NL		0.05	0.12	%	$V_{IN} = 0$ to $2\text{ V}$ , $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$	15, 16	
Input Offset Voltage	$V_{OS}$	-10	-0.3	10	mV	$V_{IN}$ is shorted to GND1, $T_A = 25^\circ\text{C}$	7, 9, 10	
Magnitude of Input Offset Change vs. Temperature	$ dV_{OS}/dT_A $		21		$\mu\text{V}/^\circ\text{C}$	$V_{IN}$ is shorted to GND1, $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$	7, 9	
<b>INPUTS AND OUTPUTS</b>								
Full-Scale Differential Voltage Input Range	FSR		2.46		V	Referenced to GND1		
Input Bias Current	$I_{IN}$	-0.1	-0.001	0.1	$\mu\text{A}$	$V_{IN} = 0\text{ V}$	22	
Equivalent Input Impedance	$R_{IN}$		1000		M $\Omega$		22	
Output Common-Mode Voltage	$V_{OCM}$		1.23		V	$V_{IN} = 0\text{ V}$ , $V_{SD} = 0\text{ V}$		
$V_{OUT+}$ Range	$V_{OUT+}$		$V_{OCM} + 1.23$		V	$V_{IN} = 2.5\text{ V}$		
$V_{OUT-}$ Range	$V_{OUT-}$		$V_{OCM} - 1.23$		V	$V_{IN} = 2.5\text{ V}$		
Output Short-Circuit Current	$ I_{osc} $		30		mA	$V_{OUT+}$ or $V_{OUT-}$ , shorted to GND2 or $V_{DD2}$		
Output Resistance	$R_{OUT}$		36		$\Omega$	$V_{IN} = 0\text{ V}$		

## 電気特性仕様(続き)

Unless otherwise noted, all typical values at  $T_A = 25^\circ\text{C}$ ,  $V_{DD1} = V_{DD2} = 5\text{ V}$ ,  $V_{IN} = 0$  to  $2\text{ V}$ ,  $V_{SD} = 0\text{ V}$ ; all Minimum/Maximum specifications are at recommended voltage supply conditions:  $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ ,  $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Fig.	Note
<b>AC CHARACTERISTICS</b>								
Small-Signal Bandwidth (-3 dB)	$f_{-3\text{ dB}}$		100		kHz			
$V_{OUT}$ Noise	$N_{OUT}$		1.3		mV <sub>RMS</sub>	$V_{IN} = 2\text{ V}$ ; BW = 1 kHz	23	5
Input to Output Propagation Delay (10%-10%)	$t_{PD10}$		2.2	3.5	$\mu\text{s}$	$V_{IN} = 0$ to $2\text{ V}$ Step	21, 26	
Input to Output Propagation Delay (50%-50%)	$t_{PD50}$		3.7	6.0	$\mu\text{s}$	$V_{IN} = 0$ to $2\text{ V}$ Step	21, 26	
Input to Output Propagation Delay (90%-90%)	$t_{PD90}$		5.3	7.0	$\mu\text{s}$	$V_{IN} = 0$ to $2\text{ V}$ Step	21, 26	
Output Rise / Fall Time (10%-90%)	$t_{R/F}$		2.7	4.0	$\mu\text{s}$	Step Input		
Shutdown Time	$t_{SD}$		25		$\mu\text{s}$		25	
Shutdown Recovery Time	$t_{ON}$		150		$\mu\text{s}$		25	
Power Supply Rejection	PSR		-78		dB	1 V <sub>p-p</sub> , 1 kHz sine wave ripple on $V_{DD1}$ , differential output		
Common Mode Transient Immunity	CMTI	10	15		kV/ $\mu\text{s}$	$V_{CM} = 1\text{ kV}$ , $T_A = 25^\circ\text{C}$	24	2

## パッケージ特性

Unless otherwise noted, all typical values are at  $T_A = 25^\circ\text{C}$ ; all Minimum/Maximum specifications are at Recommended Operating Conditions.

Parameter	Symbol	Min.	Typ.	Max.	Units	Test Conditions	Fig.	Note
Input-Output Momentary Withstand Voltage *	$V_{ISO}$	5000			V <sub>RMS</sub>	$R_H < 50\%$ , $t = 1\text{ min.}$ , $T_A = 25^\circ\text{C}$		3, 4
Input-Output Resistance	$R_{I-O}$		$10^{14}$		$\Omega$	$V_{I-O} = 500\text{ V}_{DC}$		3
Input-Output Capacitance	$C_{I-O}$		0.5		pF	$f = 1\text{ MHz}$		3

\* The Input-Output Momentary Withstand Voltage is a dielectric voltage rating that should not be interpreted as an input-output continuous voltage rating.

注:

- ゲインは、オフセットエラーがないと仮定しACPL-C87BTでゲイン公差0.5%とACPL-C87ATでゲイン公差1%に調整された状態で、公称範囲の入力電圧に対する差動出力電圧( $V_{OUT+} \sim V_{OUT-}$ )のベストフィット直線の傾きとして定義されます。
- 同相過渡耐性(CMTI)は、GND1(ピン4)とGND2(ピン5)の両側に高速で立ち上がり/立ち下がり電圧パルスを加えることによって試験されます。観察された出力グリッチは、1  $\mu\text{s}$ 未満で平均出力電圧から0.2V未満です。
- ピン1、2、3および4が短絡され、ピン5、6、7および8が短絡された2端子測定です。
- UL 1577により、各フォトカプラは、6000 V<sub>RMS</sub>以上の絶縁試験電圧を1秒間印加して証明試験されます。(漏れ検出電流制限  $I_{I-O} \leq 5\mu\text{A}$ )
- ノイズは、シングルエンドのポストアンプにつながる差動出力で測定します。

## 代表的な特性プロットと試験条件

±3σのプロットはすべて、製品発売時点の特性試験結果に基づくものです。保証仕様は、それぞれの電気特性仕様の節を参照してください。

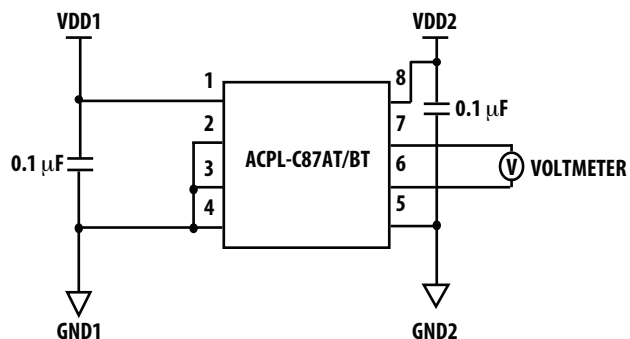


Figure 7. Input Offset Voltage Test Circuit

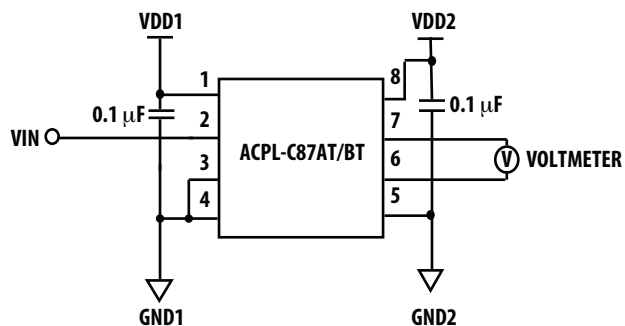


Figure 8. Gain and Nonlinearity Test Circuit

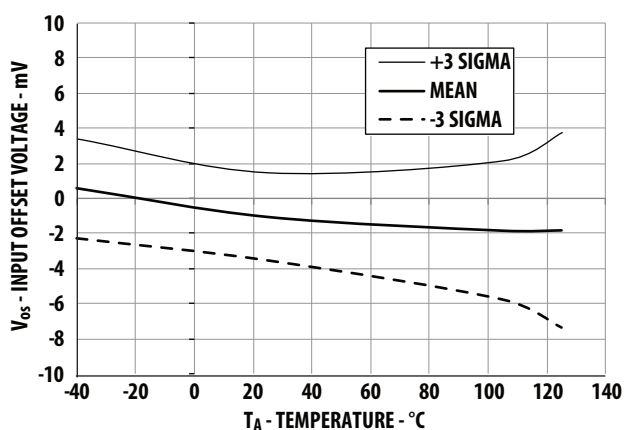


Figure 9. Input Offset Voltage vs Temperature

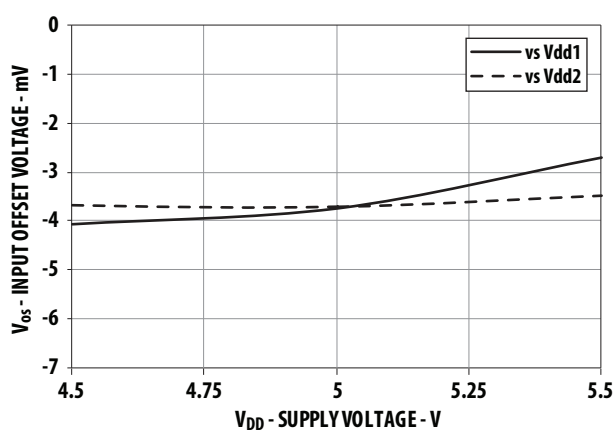


Figure 10. Input Offset vs Supply Voltage

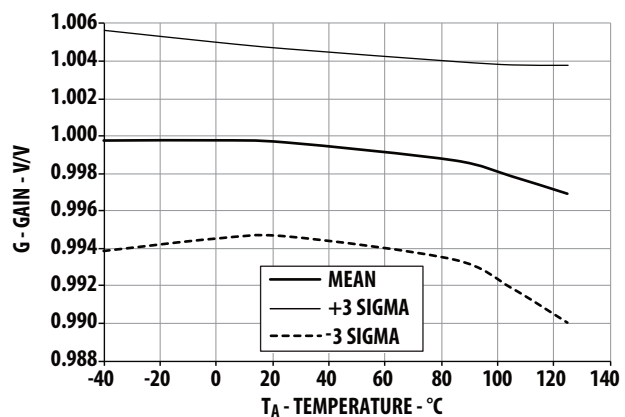


Figure 11. Gain vs Temperature

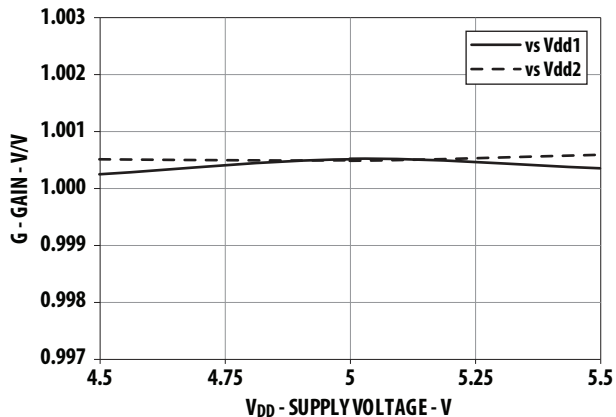


Figure 12. Gain vs Supply Voltage



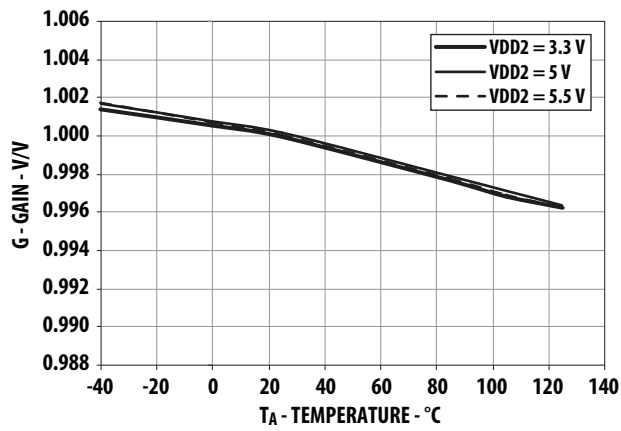


Figure 13. Gain vs Temperature at Different  $V_{DD2}$

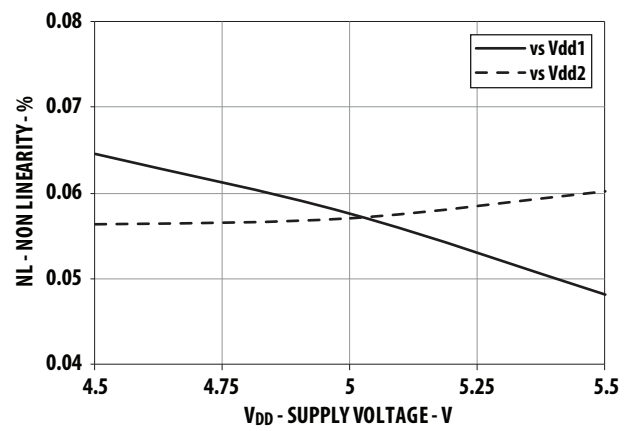


Figure 14. Nonlinearity vs Supply Voltage

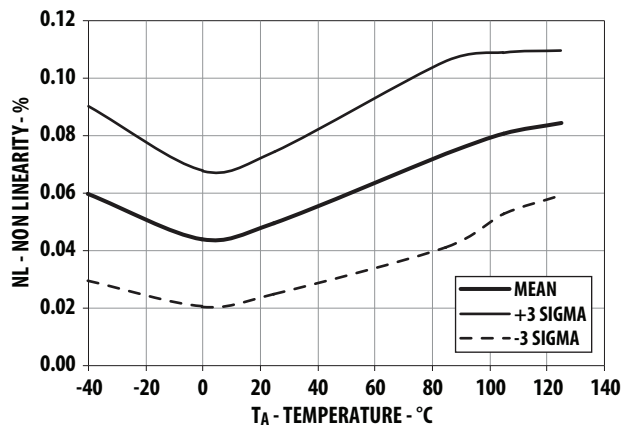


Figure 15. Nonlinearity vs Temperature

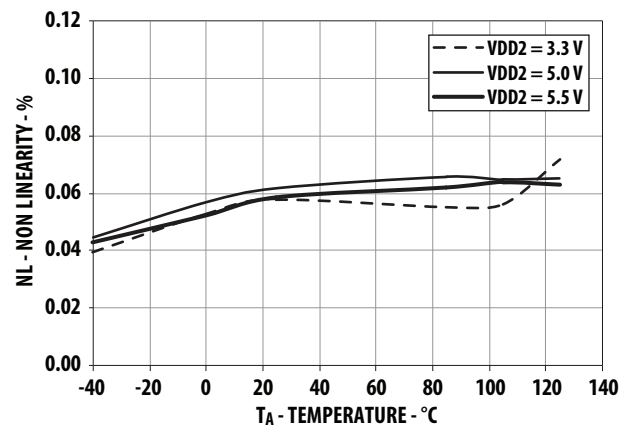


Figure 16. Nonlinearity vs Temperature at Different  $V_{DD2}$

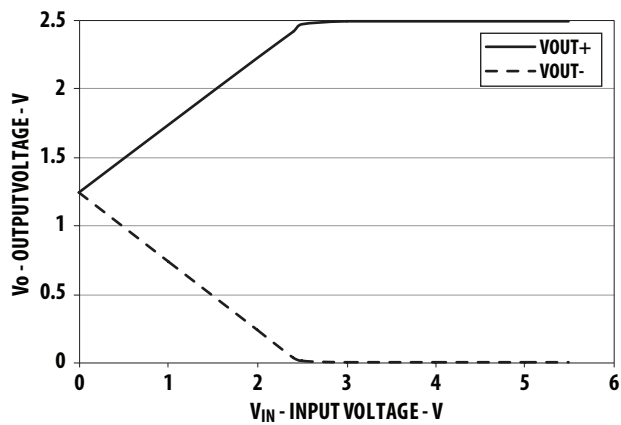


Figure 17. Output Voltage vs Input Voltage

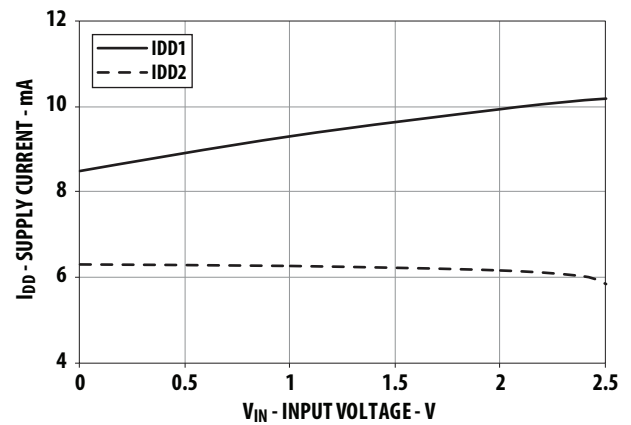


Figure 18. Typical Supply Current vs Input Voltage.

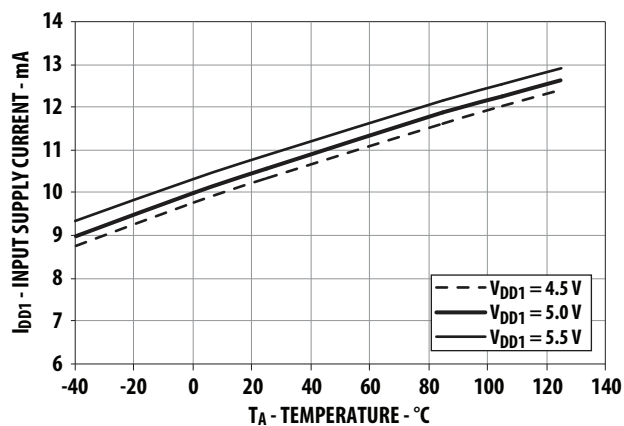


Figure 19. Typical Input Supply Current vs Temperature at Different  $V_{DD1}$

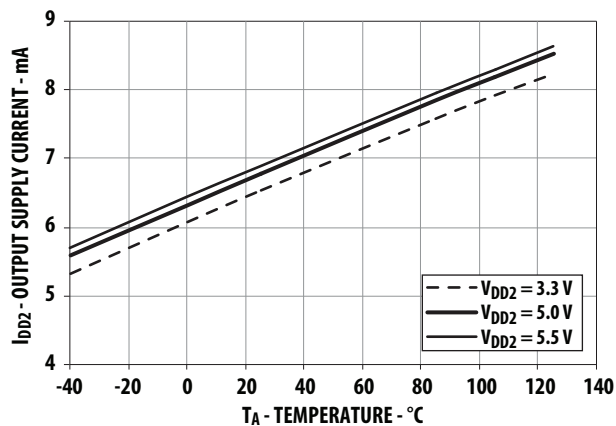


Figure 20. Typical Output Supply Current vs Temperature at Different  $V_{DD2}$

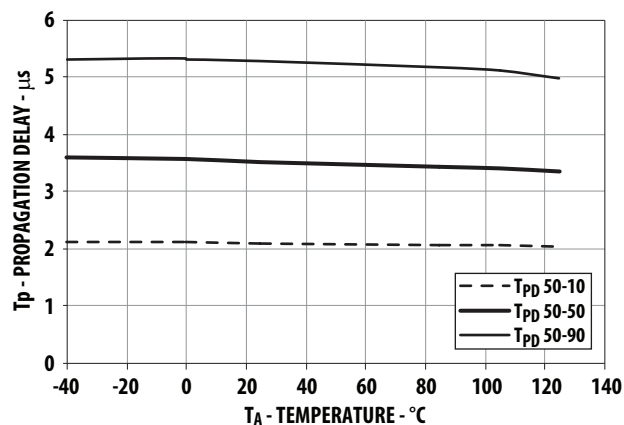


Figure 21. Typical Propagation Delay vs Temperature

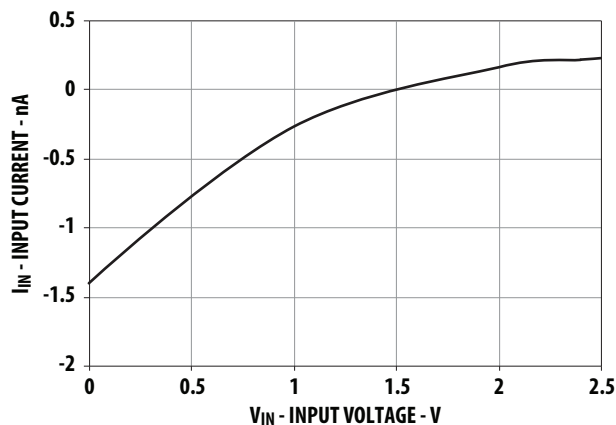


Figure 22. Input Current vs Input Voltage

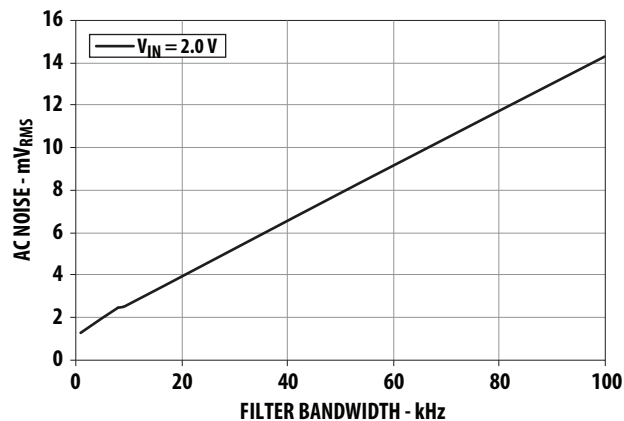


Figure 23. AC Noise vs Filter Bandwidth

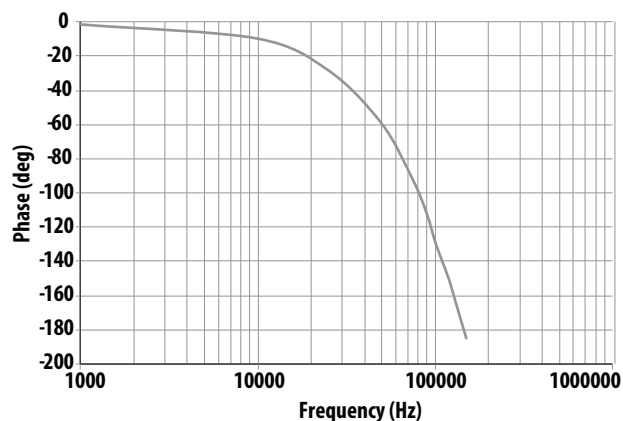


Figure 24. Phase vs Frequency

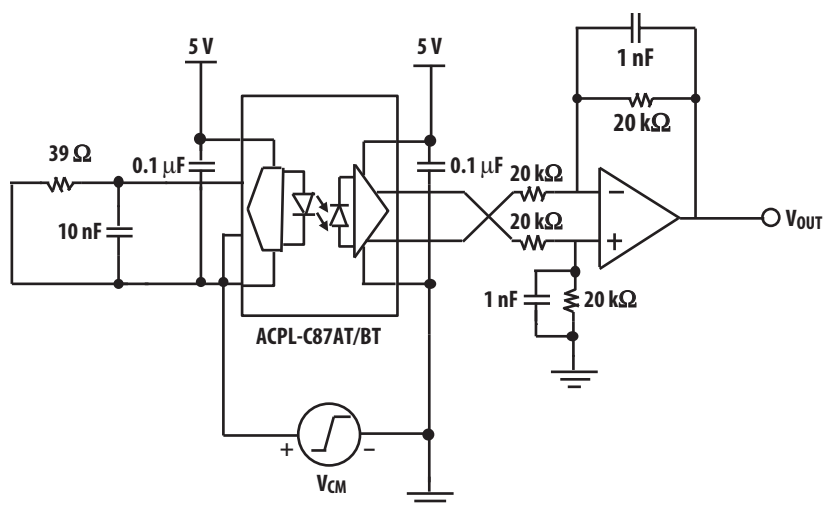


Figure 25. Common Mode Transient Immunity Test Circuit

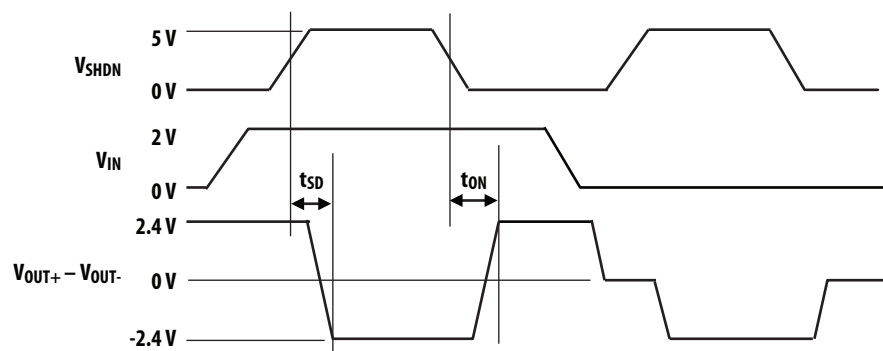


Figure 26. Shutdown Timing Diagram

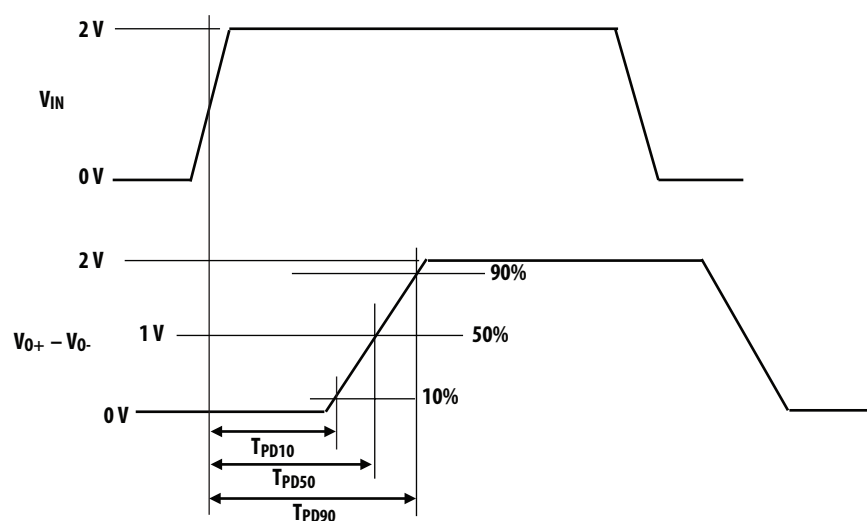


Figure 27. Propagation Delay Diagram

## アプリケーション情報

Figure 27に示す回路は、ACPL-C87AT/BT(アイソレーション・アンプ)とACPL-M49T(フォトカプラ)を使用した高電圧検出アプリケーションです。高電圧入力、高精度な分圧器抵抗 $R_1$ と検出抵抗 $R_2$ を使用して検出されます。分圧器の比率は、アイソレーション・アンプの許容入力範囲(0~2V)によって決定されます。この小さなアナログ電圧が、 $39\Omega$ と $10\text{nF}$ から構成されるアンチエイリアシング・フィルタを通り入力されます(ACPL-C87AT/BTはシグマ・デルタ変調を採用しています)。

アナログ入力信号はアイソレーション・アンプ内でデジタル化され、アンプの出力側に光学分離して伝達されます。次に、ディテクタが、信号を復調してアナログ信号に戻します。ACPL-C87AT/BTの出力差動信号は、オペアンプを通り、差動信号をシングルエンド出力に変換します。

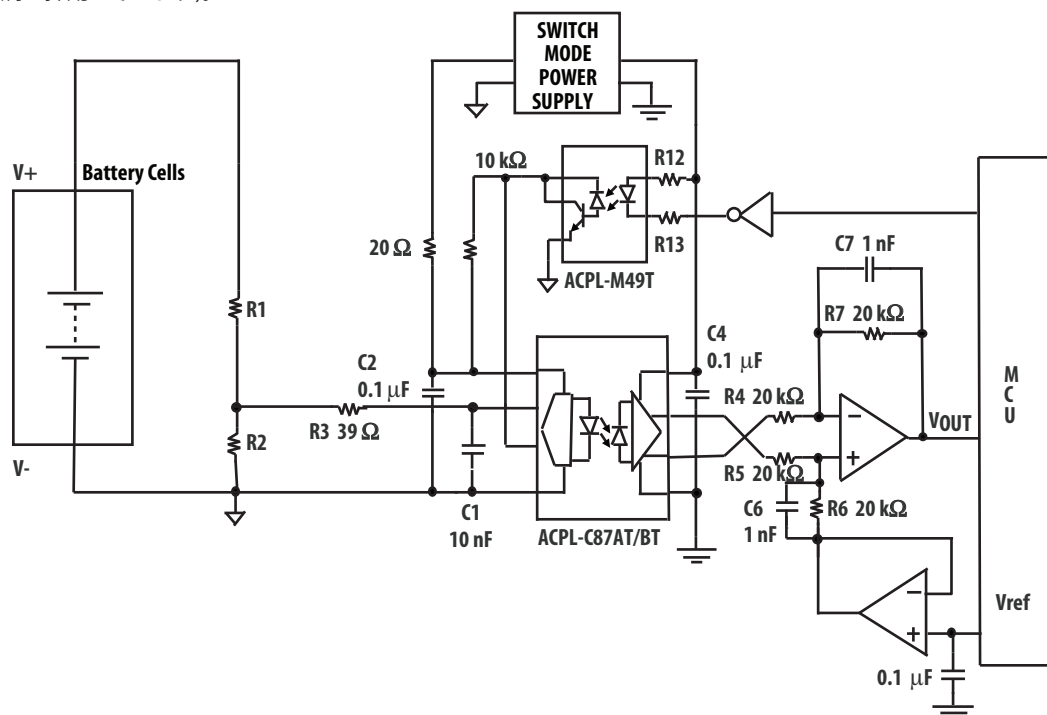


Figure 28. Typical Application Circuit for Battery Voltage Sensing

### バイパス・コンデンサ

$0.1\mu\text{F}$ のバイパス・コンデンサは、 $V_{DD1}$ と $\text{GND1}$ 間、 $V_{DD2}$ と $\text{GND2}$ 間に挿入し、アイソレーションアンプのできるだけ近くに接続してください(Figure 28)。

### アンチエイリアス・フィルタ

ACPL-C87AT/BTはシグマ・デルタ変調を採用しています。アンチエイリアシング・フィルタとして $39\Omega$ 抵抗と $10\text{nF}$ キャパシタを入力( $V_{IN}$ )に挿入してください(Figure 29)。キャパシタの値は $1\text{nF}$ より大きく、帯域幅は $410\text{kHz}$ 未満にしてください。

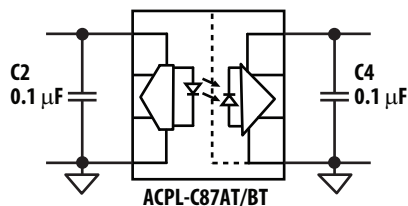


Fig 29. Bypass Capacitors C2, C4

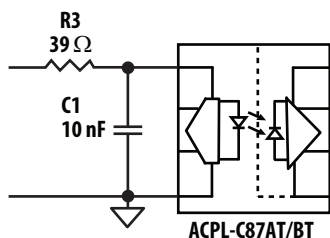


Fig 30. Anti aliasing Filter C1, R3

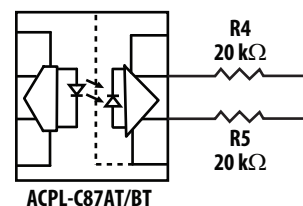


Fig 31. Loading Resistors R4, R5

## 入力抵抗分圧器の設計

1. DCバス電圧のセンス電流(I<sub>sense</sub>)を選択します。例: 1 mA

2. R<sub>2</sub>を決定します。

$$R_2 = \frac{\text{電圧入力範囲}}{I_{\text{SENSE}}} = \frac{2 \text{ V}}{1 \text{ mA}} = 2 \text{ k}\Omega$$

3. 分圧器の式を使用してR<sub>1</sub>を決定します。

$$(V_+ - V_-) \cdot \frac{R_2}{R_1 + R_2} = \text{電圧入力範囲、または}$$

$$R_1 = \frac{(V_+ - V_-) \cdot R_2}{\text{電圧入力範囲}} - R_2$$

ここで、(V<sub>+</sub>-V<sub>-</sub>)は高電圧入力 (例えば、0~600V) と仮定すると、

$$R_1 = \frac{(600 \text{ V} - 0 \text{ V}) \cdot 2 \text{ k}\Omega}{2 \text{ V}} - 2 \text{ k}\Omega = 598 \text{ k}\Omega$$

R<sub>1</sub>は、個別の抵抗器の電圧ストレスを軽減するために直列にいくつかの抵抗を接続してもかまいません。

## ポストアンプ回路

ACPL-C87AT/BTの出力は、差動出力(V<sub>OUT+</sub>とV<sub>OUT-</sub>ピン)です。差動出力をグランド基準のシングルエンド出力に変換するにはポストアンプ回路が必要です。また、ポストアンプ回路は、必要に応じて構成して所望のゲインを設定することができ、高周波チョッパ・ノイズへのフィルタとしても働きます。フィードバック抵抗とキャパシタ(R7とC7)を変更することにより帯域幅を調整することができます。この帯域幅を最小レベルに調整することにより、出力ノイズを最小化することができます。

ポストアンプの抵抗負荷(R4、R5)は、20kΩ以上でなければなりません(図30)。これより低い抵抗値は、アイソレーション・アンプの出力インピーダンスによってシステムエラー全体に影響を及ぼす可能性があります。

Figure 27の応用回路では、アンプの限られたヘッドルームによって生じる0V近くのリニアリティを改善するために2つのオペアンプを使用しています。2番目のオペアンプは、基準電圧を0V以上に設定することができます。

## アイソレーション・アンプ誤差の計算

		Typical	3σ distribution or specification *		Fig
			ACPL-C87AT	ACPL-C87BT	
A	Error due to offset voltage (25 °C)	0.015%	0.5%	0.5%	Offset Voltage /Recommended input voltage range (2.0 V) specs
B	Error due to offset voltage drift (across temperature)	0.1%	0.4%	0.4%	Offset Voltage /Recommended input voltage range (2.0 V) specs
C	Error due to gain tolerance (25 °C)	0%	1%	0.5%	
D	Error due to gain drift (across temperature)	0.25%	0.8%	0.8%	
E	Error due to Nonlinearity (across temperature)	0.05%	0.12%	0.12%	
F	Total uncalibrated error (A+B+C+D+E)	0.415%	2.82%	2.32%	specs
G	Total offset calibrated error (F – A)	0.4%	2.32%	1.82%	
H	Total gain and offset calibrated error (G – C)	0.4%	1.32%	1.32%	

\* 3σ distribution is based on corner wafers.

## シャットダウン機能

ACPL-C87AT/BTは、素子をディセーブルにし出力(V<sub>OUT+</sub>-V<sub>OUT-</sub>)をLowにするシャットダウン機能を備えています。SHDNがHighの場合、V<sub>OUT+</sub>=0V、-V<sub>OUT-</sub>=2.6Vになります。Figure27ではSHDN機能を制御するため(たとえば、マイクロプロセッサから)、フォトカプラ(ACPL-M49T)を使用しています。

## トータル・システム誤差

トータル・システム誤差は、抵抗分圧の誤差、アイソレーション・アンプ誤差、およびポストアンプ誤差のすべての合計です。抵抗分圧の誤差は、使用する抵抗の精度によるものです。0.1%の高精度の抵抗を使用してください。ポストアンプの誤差は、サプライヤのデータシートに記載された抵抗整合と電圧オフセット特性によるものです。

アイソレーション・アンプ誤差を以下の表に示します。

## PCB推奨レイアウト

バイパス・コンデンサC2とC4はそれぞれ、ACPL-C87xTのピン1とピン8の近くに配置してください。C4とC5のグランド・ピンは、それぞれのグランド層内のビアによって接続することができます。複数層の基板の場合は、部品配置のフレキシビリティを高めるためにグランド専用層を設けることを推奨します。

また、アンチエイリアシング・フィルタR3およびC1を、ACPL-C87AT/BTのピン2のできるだけ近くに接続してください。アンチエイリアシング・フィルタとバイパス・コンデンサの実際の部品配置は、Figure 31を参照してください。

