

可変速モータドライブ用フォトカプラとしてインバータ・ゲートドライバを使用する際の設計検討

by Jamshed Namdar Khan



ホワイトペーパー

要約

インバータ・ゲートドライバ・フォトカプラは、可変速モータドライブのIGBTおよびMOSFETアプリケーションに最適です。高出力ピーク電流、高電圧安全基準を満たすガバナニク絶縁、きわめて高い同相雑音除去分離、固体デバイスレベルの信頼性、およびきわめて低い電力損によりインバータ・ゲートドライブに欠くことのできない構成部品となっています。本書では、インバータのゲート電荷と電源要件を満たすゲートドライバ・フォトカプラを選択するための設計要件と電力損について検討します。

UPS – 無停電電源装置

DTI – 絶縁物を介した距離（内部絶縁距離）

MTTF – 故障までの平均時間

VSD – 可変速モータドライブ

UVLO – 低電圧ロックアウト保護

はじめに

ゲートドライバ・フォトカプラは、現在、一般的に、モータ制御、UPS、スイッチング電源、高輝度ランプ安定器、誘導加熱用などの高出力インバータ(IGBTまたはMOSFET)によく使用されています。このインバータ・ゲートドライバ・フォトカプラは、競合する他のゲートドライバ技術に比べ次のような優れた多数の長所があります。

1. 高電圧ガバナニク絶縁強化絶縁レベルの安全性と保護。UL1577に準拠した瞬時耐圧性能またはIEC60747-5-2フォトカプラ安全基準を満たす連続動作電圧に対応。ゲートドライバのパッケージを選択することにより、最大5000Vrms（1分間）、絶縁耐圧1414Vpk(1000 Vrmsまたは1000Vdc)となります。
2. 同相雑音分離:高同相電圧(VCM)においてもきわめて高い同相(dv/dt)雑音除去(CMR)(VCM=1500Vで最大40kV/ μ sec)を実現。
3. 外部沿面距離や外部空間距離などの安全規格で要求される物理距離に対応。規格によってはDTIとしても知られる内部空間距離を必要とするものもあります。
4. 直流レベルから最大保証速度までの可変データ転送速度。
5. 絶縁ブートストラップ電源またはスイッチング電源の設計を容易にするきわめて低い受光側の電力損。
6. 個体レベルでの信頼性ときわめて大きいMTTF。
7. 低入力駆動電流または低入力電源。
8. 小さいフットプリントとパッケージ・サイズ(標準300mil DIP)、SO-16、またはSO-8パッケージ。デュアル・ゲートドライバ・フォトカプラも使用可能。
9. シンプルで使いやすく、必要な外部部品が極めて少ない。
10. 比較的低コスト。

電流検出およびフォルト検出にはアナログ・フォトカプラが、インバータ・ゲートドライバにはゲートドライバ・フォトカプラが、DeviceNet、Profibus、RS-485、RS-422、Rs-232、コントローラ・エリア・ネットワーク(CAN)などのデジタル・データ通信にはデジタル・フォトカプラが使用されます。

先ほど挙げた長所がVSDにゲートドライブフォトカプラを使用する理由となっています。VSDを採用することにより、最終的に、電力とコストが大幅に削減され効率が向上します。これは主に、モータで消費される電力がその速度の3乗に比例するためです。特定のプロセスを効率よく実行するためにモータの速度を細かく制御することができれば、動作中の大幅なエネルギーの節約となります。そのような理由で、VSDは、現在、洗浄機、冷蔵庫、エアコン、扇風機、ミキサなどの家庭電化製品の分野で最も普及しています。

本書では主に、VSDのインバータ用途のゲートドライバ・フォトカプラの使用について述べます。これと同じゲートドライバ・フォトカプラは、ブースト・コンバータ、バック・コンバータ、スイッチング電源、UPS、誘導加熱、アーク溶接機などのコンバータ用途にも使用することができます。

IGBTまたはMOSFET用のゲートドライバ・フォトカプラの選定

図1は、代表的な三相誘導モータです(ベクトル制御モードを想定しています)。三相ブリッジIGBTは、トランス・ゲート・ドライブ、個別ゲート電流増幅器ドライブ、集積型高電圧HVICゲートドライブ、またはフォトカプラ・ゲート・ドライブで駆動することができます。

ここでは主に、IGBTまたはMOSFET用のフォトカプラ・ゲートドライバについて説明します。

インバータ・ゲートドライバ・フォトカプラの選択するには、以下の点を考慮する必要があります。

- ゲートドライバ出力での電力損の大きさ
- 適正なスイッチング特性を得るためにIGBTに必要なピーク電流
- IGBTゲートに供給される電力
- IGBTゲート電荷 Q_g を決める要素
- ゲート抵抗値の選択
- ゲートドライバの選定

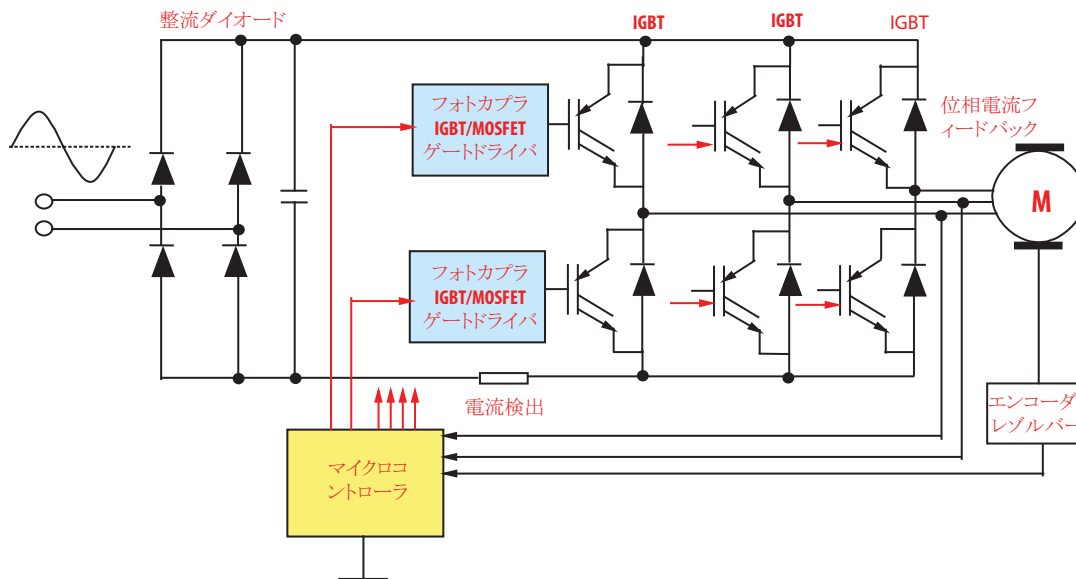


図1. フォトカプラ・ゲートドライバによる三相誘導モータ

図2は、VCCおよびVEE両電源で構成されたアバゴのフォトカプラ・ゲートドライバACPL-3130を示します。負電源VEEは、ゲートドライバの出力がLow状態のとき、高速にIGBTをターンオフするのを可能にする逆ゲート・エミッタ電圧または負ゲート・エミッタ電圧を供給します。

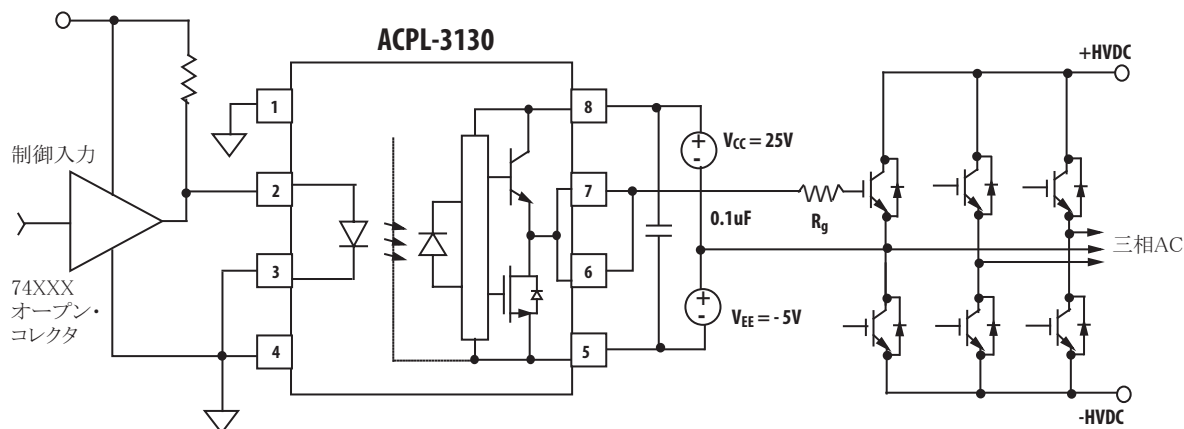


図2. IGBTの高速ターンオフに必要な負電源(V_{EE})を備えたACPL-3130を使用した光学絶縁式ゲートドライバ

1. フォトカプラ・ゲートドライバの全電力損は、次の式で計算します。

$$P_{TOTAL(optocoupler)} = (D \times I_F \times V_F) + D \times I_{bias(ON)} \times (V_{CC} + V_{EE}) + (1 - D) \times I_{bias(OFF)} \times (V_{CC} + V_{EE}) + P_o(\text{switching})$$

ここで:

D = デューティサイクル

I_F = フォトカプラのLEDの入力駆動電流

V_F = LED順方向電圧

$I_{bias(ON)}$ = 出力High状態のフォトカプラの静的電源($V_{CC} + V_{EE}$)電流: データシートのICCH

$I_{bias(OFF)}$ = 出力Low状態のフォトカプラの静的電源($V_{CC} + V_{EE}$)電流: データシートのICCL

$P_o(\text{switching})$ = フォトカプラの出力ピンでの電力損。IGBTのゲートに供給されるスイッチング周波数とエネルギー(E)の関数。

$$P_{TOTAL(optocoupler)} = \text{フォトカプラでの電力損。}$$

2. 次に解決すべき問題は、出力周波数(f_{SW})によるフォトカプラの出力ピンで消費される出力電力 $P_o(\text{switching})$ です。

$$P_o(\text{switching}) = E(\text{switching}) \times f_{SW}(\text{switching})$$

IGBTのゲート・キャパシタに蓄えられるエネルギーも、フォトカプラの出力からIGBTゲート・キャパシタに供給されるエネルギーなので

$$E(\text{switching}) = 1/2(CV^2)。$$

ここで:

C = IGBTのゲート・キャパシタ

V = フォトカプラ・ゲートドライバの出力高電圧。電源電圧に比例し、この場合は、($V_{CC} + V_{EE}$)

フォトカプラの出力がHigh状態(V_{oh})のとき、ゲートドライバ・フォトカプラからIGBTに供給されるエネルギーは、

$$E(\text{switching}) = 1/2[(Q_g V_{CC}) + C_{ge} V_{EE}^2]$$

ゲートドライバ出力がHighのとき、IGBTのゲートに送られる電力は、式2から、

$$P_o(V_{oh}) = P_o(\text{switching}) = E(\text{switching}) \times f_{SW}(\text{switching}) = E \times f_{sw} = (f_{sw}/2) \times [(Q_g V_{CC}) + C_{ge} V_{EE}^2]$$

ゲートドライバ・フォトカプラの出力がLow状態のとき、ゲートから同じ量のエネルギーが取り出されなければなりません(エネルギー保存原理)。

$$P_o(vol) = P_o(\text{switching}) = (f_{sw}/2) \times [(Q_g V_{CC}) + C_{ge} V_{EE}^2]$$

3. フォトカプラ出力での電力損

フォトカプラの出力抵抗 R_{on} は、IGBTの $R_{g(ext)}$ と $R_{g(int)}$ と直列です。アバゴのほとんどの高性能ゲートドライバ・フォトカプラには、バイポーラ・トリプル・ダーリントン・プルアップ段とMOSFET出力プルダウン段があります。

MOSプルダウン出力段で、ゲートドライバが電流を吸い込んでいるとき、

$$Po(vol)=[R_{on}(vol)/(R_{on}(vol)+R_{g(ext)}+R_{g(int)})] \times (f_{sw}/2) \times [(Q_g V_{CC})+C_{ge} V_{EE}^2]$$

トリプル・ダーリントン・プルアップ段で、ドライバが電流を供給しているとき、

$$Po(voh)=[R_{on}(voh)/(R_{on}(voh)+R_{g(ext)}+R_{g(int)})] \times (f_{sw}/2) \times [(Q_g V_{CC})+C_{ge} V_{EE}^2]$$

デューティサイクルを考慮すると、ゲートドライバ・フォトカプラのスイッチング電力損失 P_{sw} は、

$$Po(vol)=(1-D) \times [R_{on}(vol)/(R_{on}(vol)+R_{g(ext)}+R_{g(int)})] \times (f_{sw}/2) \times [(Q_g V_{CC})+C_{ge} V_{EE}^2]$$

$$Po(voh)=(1-D) \times [R_{on}(voh)/(R_{on}(voh)+R_{g(ext)}+R_{g(int)})] \times (f_{sw}/2) \times [(Q_g V_{CC})+C_{ge} V_{EE}^2]$$

ここで:

$R_{on}(vol)$ =出力Low状態のフォトカプラの出力抵抗

$R_{on}(voh)$ =出力High状態のフォトカプラの出力抵抗

$R_{g(ext)}$ =IGBTのゲートへのピーク電流を制限するフォトカプラの出力の外部ゲート抵抗

$R_{g(int)}$ =IGBTの内部ゲート抵抗

D =デューティサイクル(0~1)

Q_g 特定のゲート電圧でのIGBTの総ゲート電荷

f_{sw} =スイッチング周波数

IGBTの $R_{g(int)}$ を無視することができ、 $R_{on}(vol)$ が $R_{on}(voh)$ とほぼ等しいと仮定すると、電力損の式は次のように簡素化することができます。

$$Po(sw)=[P_{on}(vol)+P_{on}(voh)]=[R_{on}/(R_{on}+R_{g(ext)})] \times (f_{sw}) \times [(Q_g V_{CC})+C_{ge} V_{EE}^2]$$

アバゴのトリプル・ダーリントン出力HighおよびMOSFET出力Lowのゲートドライバ・フォトカプラの $R_{on}(oh)$ および $R_{on}(ol)$ の値は、それぞれ約1.5オームです。フォトカプラ単体の全電力損は次の通りです。

$$P_{total}(optocoupler)=(D \times I_F \times V_F)+D \times I_{bias}(ON) \times (V_{CC}+V_{EE})+(1-D) \times (I_{bias}(OFF) \times (V_{CC}+V_{EE}))+Po(sw)$$

ここで、 $Po(sw)$ は、

$$Po(sw)=[P_{on}(ol)+P_{on}(oh)]=[R_{on}/(R_{on}+R_{g(ext)})] \times (f_{sw}) \times [(Q_g V_{CC})+C_{ge} V_{EE}^2]$$

4. フォトカプラの出力に供給される1サイクル当たりのエネルギーを計算したほうがよい場合があります。次のように定義されます。

$$Po(sw)/f_{sw}=(P_{on}(ol)+P_{on}(oh))/f_{sw}=[R_{on}(oh)/(R_{on}(oh)+R_{g(ext)})] \times [(Q_g V_{CC})+C_{ge} V_{EE}^2]$$

5. ゲートドライバ・フォトカプラからIGBTのゲートに供給される出力ピーク電流は次の通りです。

$$I_{OH}(ピーク)=[V_{OH}-V_{EE}]/R_{g(ext)}$$

ここで、 $V_{OH}=V_{CC}-2V$ です。(2Vは上側トランジスタの飽和電圧の標準値であり、 V_{EE} は負ゲート電圧であり、一般的には $V_{EE}=-5V$ です)。

6. IGBTのターンオン時間 $t_d(on)$ は、次のように計算することができます。

$$t_d(on)=Q_g/I_{peak}$$

Q_g は、全ゲート電荷であり、図3に示したゲート電圧とゲート電荷の関係と同じようにIGBTデータシートから容易に読み取ることができます。

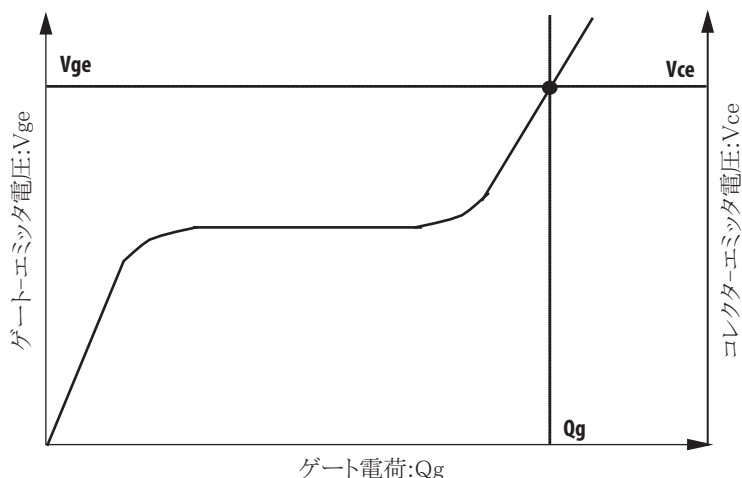


図3. IGBT V_{ge} (ゲート-エミッタ)電圧とゲート電荷(Q_g)曲線

電流短絡フォルトとIGBT非飽和検出

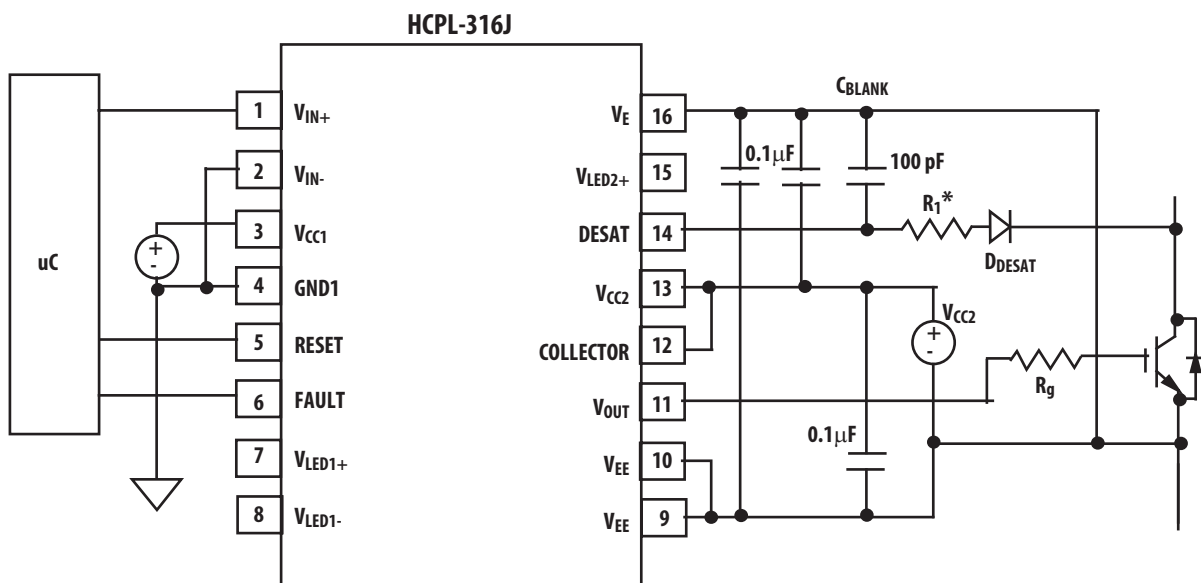
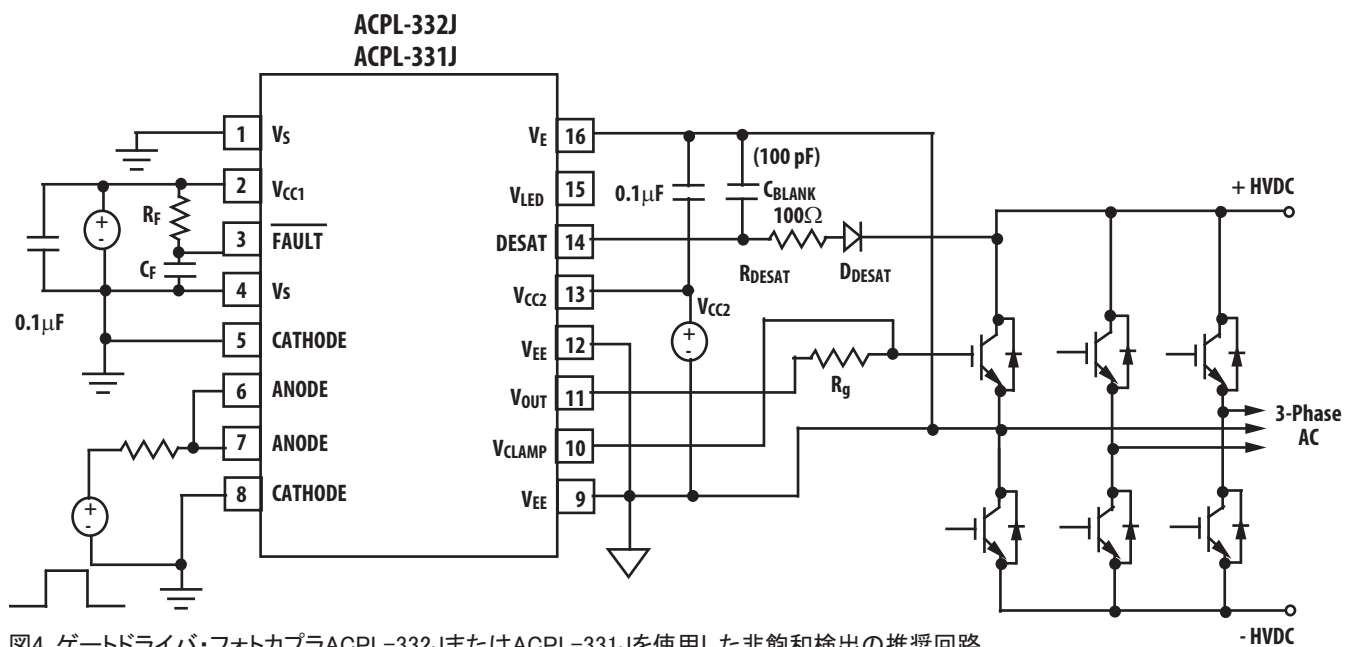
アバゴのHCPL-316J、ACPL-332J、ACPL-331Jなどの高性能ゲートドライバ・フォトカプラは、非飽和フォルト検出や低電圧ロックアウト(UVLO)などの安全機能を内蔵しています。非飽和フォルト検出回路は、電力半導体スイッチ破壊を引き起こす可能性のある電流短絡から保護します。電流短絡による故障は、通常、誤接続や配線不良による相電流レール電源短絡、雑音による制御信号障害、計算違い、または過負荷状態によって引き起こされる可能性があります。

IGBTコレクタ-エミッタ電圧 V_{CESAT} は、ゲートドライバ・フォトカプラのDESATピン(図4のピン14および16)によって監視されます。

回路が短絡してIGBTに大電流が流れると、IGBTは飽和モードでなくなり、 V_{CESAT} 電圧が上昇します。この V_{CESAT} 電圧が、内部非飽和フォルト検出のしきい電圧(通常、ACPL-332Jで6.5V)を超えると、ゲートドライバ・フォトカプラによって故障が検出されます(IGBTがONのとき)。ゲートドライバ・フォトカプラ出力電圧がLow状態のときは、DESAT検出機能はディスエーブルされます。この故障検出によって次の2つのイベントが発生します。

1. 大きな di/dt 誘導電圧スパイクを防ぐために、フォトカプラ・ゲートドライバの出力(V_{out})を徐々にLowにし、IGBTを「ソフトに」ターンオフします。
2. 内部光学絶縁フィードバック・チャネルが動作し、マイクロコントローラにフォルト状態を伝えるためにフォルト出力がLowになります。この時マイクロコントローラは、モータ・ドライブをシャットダウンまたはリセットするために適切な操作を行わなければなりません。

IGBTがターンオンした後、コレクタ電圧 V_{CE} がDESATしきい値より低くなるまで、DESATフォルト検出回路は、一定時間ディスエーブルされていなければなりません。DESATブランキング時間と呼ばれる期間を設定することで、IGBTターンオンの間に発生するノイズによる誤動作を防ぎます。この時間は、ドライバがフォルト状態になるまでの時間を表わします。ブランキング時間は、内部DESAT電流源 $ICHG$ (標準値 $250\mu A$)、DESATしきい電圧 V_{DESAT} (標準値6.5V)、および外部ブランキング・キャパシタ C_{BLANK} により決定されます。



ブランキング時間は、次の式によって決定されます。

$$I_C = C \times (\Delta V / \Delta T)$$

$$t_{\text{BLANK}} = (C_{\text{BLANK}} \times V_{\text{DESAT}}) / I_{\text{CHG}}$$

C_{BLANK} の推奨値は、ブランキング時間(t_{BLANK})が $2.7 \mu\text{s}$ となる 100 pF です(条件: $I_{\text{CHG}} = 240 \mu\text{A}$ (標準値)、 $V_{\text{DESAT}} = 6.5\text{V}$ (標準値)。ACPL-332JデータシートAV02-0120EN(2007年5月7日)8ページより)。

DESATダイオードを直列に入れたり低電圧ツェナーダイオードを直列に入れることによって、DESAT検出しきい電圧 6.5V (代表値)を低く設定することができます。

DESATダイオードを直列にする方法では

$$V_{\text{DESAT}}(\text{NEW THRESHOLD}) = (6.5 - n \times V_F)$$

ツェナーダイオード付きDESATダイオードを使用する方法では

$$V_{\text{DESAT}}(\text{NEW THRESHOLD}) = (6.5 - V_F - V_Z)$$

ここで、 n はDESATダイオードの数、 V_Z はツェナー電圧値、 V_F はDESATダイオードの順電圧です。これにより、設計者は、適切なDESAT検出しきい値電圧を選択することができます。

表1に示したパラメータ「ブランキング・キャパシタ充電電流」(フォトカプラ・ゲートドライバHCPL-316Jデータシートの9ページ)をご確認ください。

表1. ゲートドライバHCPL-316Jのブランキング・キャパシタ充電電流

ブランキング・キャパシタ充電電流 I_{CHG}	min	typ	max	unit
	130	250	330	μA

表1に示したゲートドライバ・フォトカプラHCPL-316Jのブランキング容量充電電流を用いたブランキング時間は、次の式を使って計算します。

$$I_{\text{CHG}} = C \times (\Delta V / \Delta t)$$

非飽和電圧検出レベルが標準値 7V (HCPL-316JまたはHCPL-332J)の場合のブランキング時間 Δt を求めると次のようになります。

$$\Delta t(\text{最大}) = (100 \text{ pF} \times 7\text{V}) / 130 \mu\text{A} = 5.38 \mu\text{sec}$$

$$\Delta t(\text{代表値}) = (100 \text{ pF} \times 7\text{V}) / 250 \mu\text{A} = 2.80 \mu\text{sec}$$

$$\Delta t(\text{最小}) = (100 \text{ pF} \times 7\text{V}) / 330 \mu\text{A} = 2.12 \mu\text{sec}$$

ほとんどの用途では、上記のブランキング時間の変動は許容範囲です。ブランキング時間の変動を最小にするために外部ブランキング回路を設置した例を図6に示します。

図6は、外部ブランキング回路の概念を示しています。この方法では、ゲートドライバHCPL-316Jの出力からDESATピン14に追加外部抵抗 R_B が接続されています。これにより、 R_B を介してゲートドライバ・フォトカプラの出力からブランキング・キャパシタを充電するための電流を追加することができ、またゲートドライバ・フォトカプラの内部電流源を増やすことができます。このように外部ブランキング・キャパシタ充電電流が増え、設計者はブランキング・キャパシタ C_B と外部抵抗 R_B を流れる電流を自由に選択できるようになります。ブランキング・キャパシタ C_B と R_B を流れる追加の外部ブランキング電流を調整することにより、設計者は正確なブランキング時間を設定することができます。

ブランキング・キャパシタの電圧は、次のように表すことができます。

$$V_C(t) = V_I - V_f [1 - e^{(-t/RC)}]$$

ここで、

$$V_{EE} = -9V$$

$$V_{CC2} = 17V$$

$$R_B = 1000 \text{ k}\Omega$$

$$C_B = 4700 \text{ pF (ブランキング・キャパシタ)}$$

At $t = 0$

$$V_C(0) = V_I = -9V$$

At $t = \infty$

$$V_C(\infty) = V_I + V_f = -9V + 26V = 17V$$

またこれは、次のように表すことができます。

$$V_C(t) = 7V = -9V + 26[1 - e^{(-t/RC)}]$$

$$\text{または、} e^{(-t/RC)} = [1 - 16/26]$$

$$(-t_{\text{blank}}/RC) = \ln(0.3846)$$

$R_B = 1000 \Omega$ で $C_B = 4700 \text{ pF}$ の場合のブランキング時間 $t(\text{blank})$ を計算すると次の通りです。

$$t(\text{blank}) = -R_B C_B \ln(0.3846) = 4.5 \mu \text{ sec}$$

この外部ブランキング時間 (t_{blank}) の計算から、抵抗 R_B からの外部ブランキング・キャパシタ充電電流 (I_{CHG}) を追加することにより、ブランキング時間全体をより適切に制御できるようになることが分かります。図7は、ゲートドライバ・フォトカプラ HCPL-316J のフォルト検出とその他のタイミング波形を示しています。

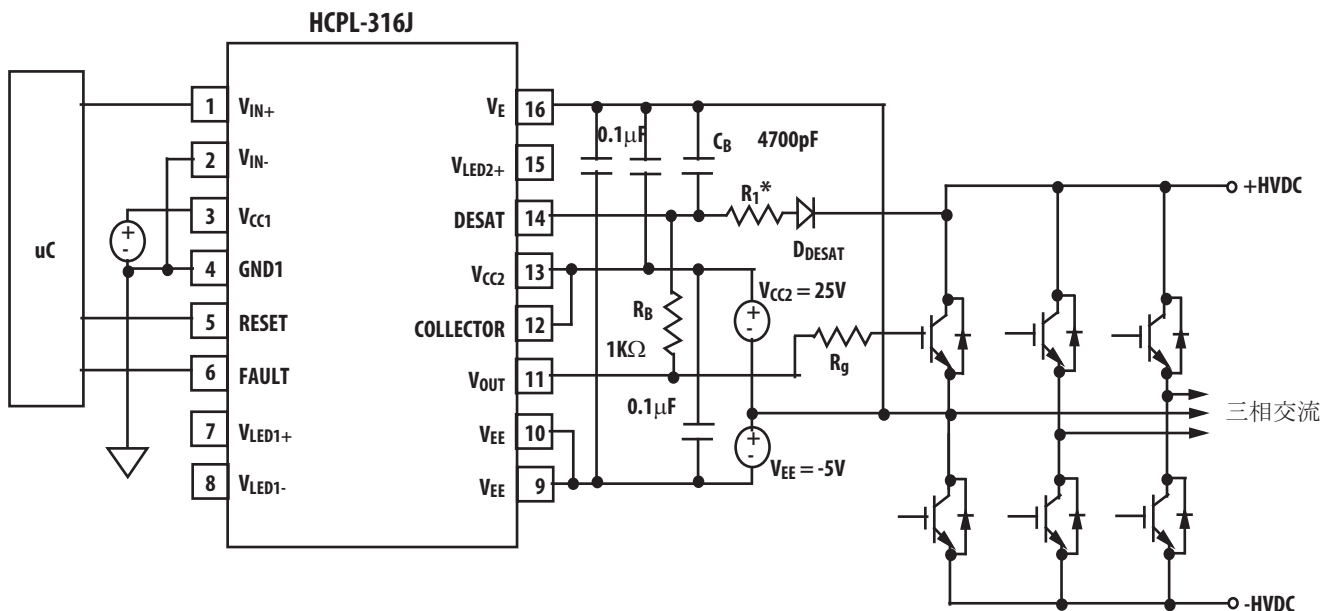


図6. 抵抗(R_B)とキャパシタ(C_B)を使用した外部ブランキング回路

負電源またはアクティブ・ミラー・クランプによるIGBTゲートの放電

IGBTは、一般に、MOSFETとは異なり「ターンオフ・テール電流」によるスイッチング損失を最小にするために負電源を必要とします。負電源、負ゲートバイアス電圧は、ターンオフ時にゲート・エミッタ電圧を素早く逆バイアスにし、スイッチング損失を最小化するのに役立ちます。負電源を使用することの更なる利点は、IGBTの dv/dt 雑音除去が改善されることです。ゲート・コレクタ間の「ミラー容量」は、スイッチング・シーケンス中にコレクタ・エミッタ間の dv/dt を大きくするため、誤ったターンオンを引き起こすことがあります。アバゴのほとんどのゲートドライバ・フォトカプラ(HCPL-316J、HCPL-3130、HCPL-3120など)は、図2と図6に示すように、正・負両電源を使用し、IGBTのターンオフを高速化することができます。

負電源を使わずにIGBTを高速にターンオフする方法として、アクティブ・ミラー・クランプと呼ばれる高シンク電流性能を持った低インピーダンス経路を設ける機能があります。(アクティブ・ミラー・クランプ機能は、ACPL-332JやACPL-331Jなどのゲートドライバに搭載されています)。図8のACPL-332Jの内部ブロック図は、追加のパワーFETがゲートを放電するために低インピーダンスに切り替わり、完全なオフ期間にはIGBTのゲートを低電圧にクランプすることを示しています。

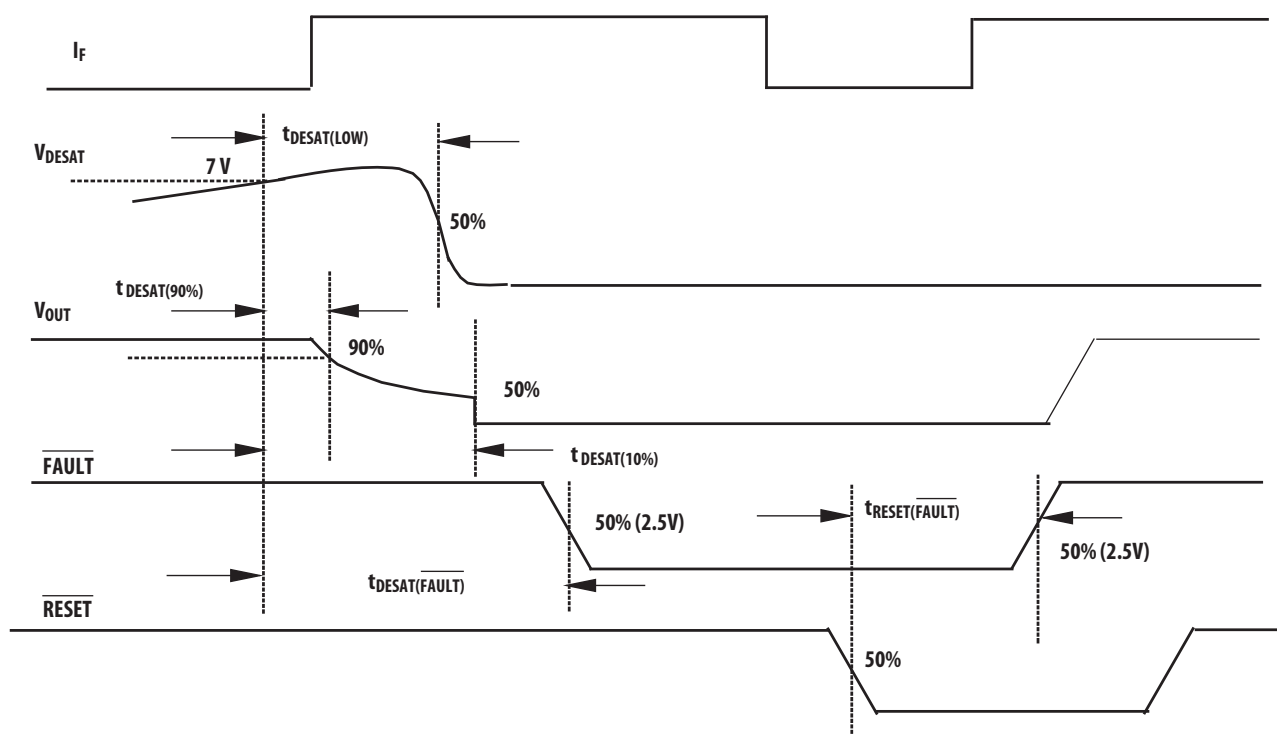


図7. HCPL-316Jの V_{DEAST} 、 V_{OUT} 、フォルトおよびリセット遅延波形

ACPL-332JとACPL-331Jのピン(10)は、アクティブ・ミラー・クランプ・ピンです。内部高電力MOSFETトランジスタが、ゲート・ターンオフと電流放電用の低インピーダンス経路を提供します。この「スイッチ」は、しきい値レベルに達した後IGBTのゲート・エミッタ電圧を短絡します。また、ミラー容量を流れる電流は、このスイッチによって分流され、ゲートドライバ・フォトカプラ(ピン11)の出力(V_{out})を介して流れません。

ターンオフ時には、IGBTのゲート電圧が監視され、ゲート電圧が(ピン9および12のVEEに対して)2V以下まで下がると出力がクランプされます。クランプ電圧は、通常、最大1.1Aのミラー電流で $V_{OL}+2.5V$ です。アクティブ・ミラー・クランプ機能は、LED入力が再び投入されたときにディセーブルされ、その時ゲートドライバ・フォトカプラの出力は、出力High状態になります。

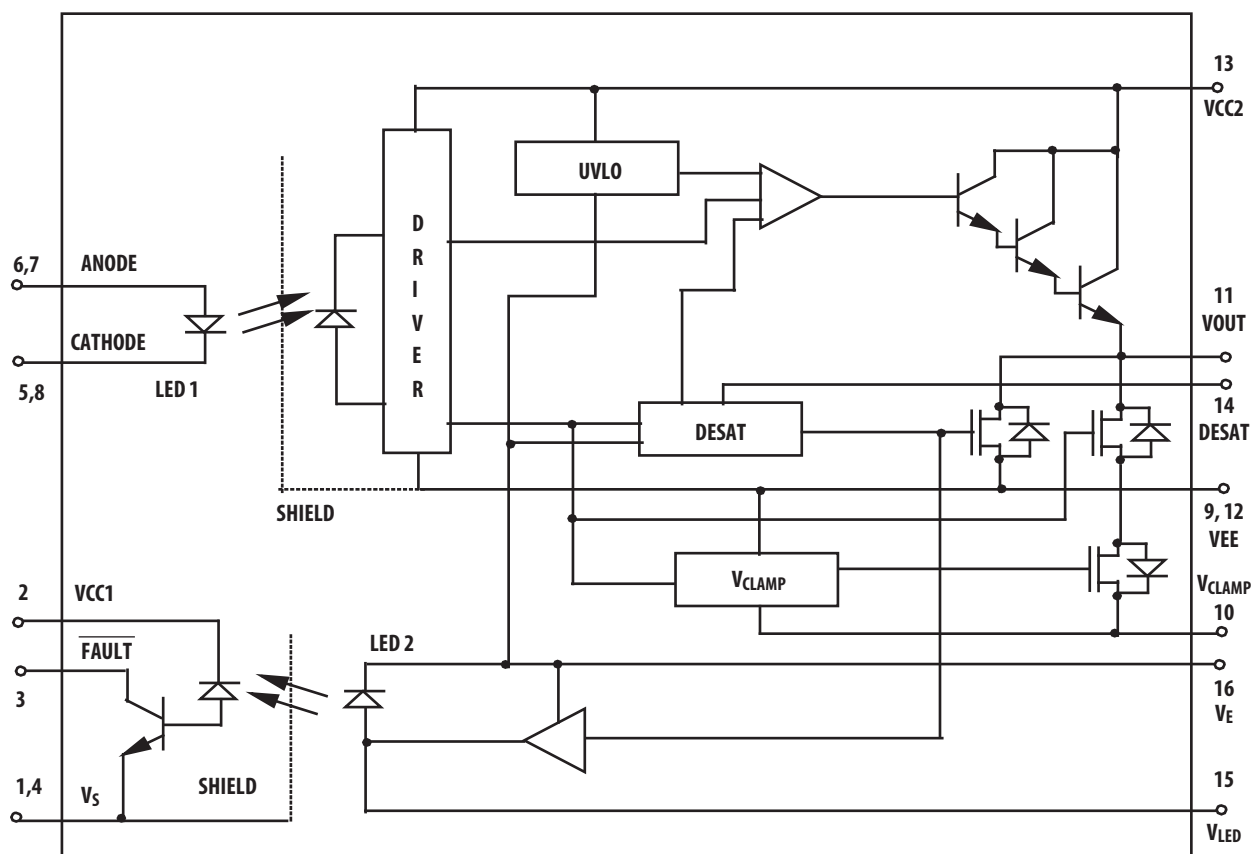


図8. IGBTまたはMOSFETの高速ゲート・ターンオフ用のアクティブ・ミラー・クランプ機能(ピン10)を備えたACPL-332Jのブロック図

結論

本書では、可変速三相誘導モータ用のインバータ・ゲートドライバ・フォトカプラについて述べました。ゲートドライバ・フォトカプラは、IGBTまたはMOSFETを使用する高電力バス・アプリケーションに要求されるいくつかの重要でかつ基本的な機能を提供します。それら機能には、ガルバニック安全分離のための高絶縁電圧、高出力ピーク電流、および極めて高い dv/dt 同相雑音除去(CMR)があります。安全機能には、非飽和フォルト検出、低電圧ロックアウト、マイクロコントローラ用の光学分離されたフォルトフィードバックパス、および高 di/dt 誘導電圧スパイクを防ぐソフトターンオフがあります。IGBTのスイッチング損失を最小にするために、これらのゲートドライバ・フォトカプラには、正・負両電源を使用して負ゲートバイアス電圧を提供します。また負電源が不要になるアクティブ・ミラー・クランプ機能も提供しています。

ゲートドライバ・フォトカプラの動的な最大電力損の式は、ゲート抵抗器、電源レベル、およびスイッチング周波数の関数として導出しました。

参考文献

- [1] Muhammad H. Rashid, Editor, "Power Electronics Handbook," 2nd Edition, Academic Press, San-Diego, 2007.
- [2] Muhammad H. Rashid, "Power Electronics: Circuits, Devices, and Applications," 2nd Edition, Prentice-Hall, New Jersey, 1993.
- [3] Jamshed Namdar Khan, "Optocouplers for Variable Speed Motor Control Electronics in Consumer Home Appliances," Proceedings of the 52nd International Appliance Technical Conference (IATC), pp. 256-285, 2001.
- [4] Jamshed Namdar Khan, "Using Hermetic Optocouplers in Military and Space Electronics," 5th Annual International Conference, Commercialization of Military and Space Electronics, 2001
- [5] Jamshed Namdar Khan, "Regulatory Guide to Isolation Circuits," Hewlett-Packard publication number 5965-5853E, January 1, 1997, and Avago Technologies Publication Number 5989-2937EN, July 17, 2007.
- [6] Malcolm Barnes, "Practical Variable Speed Drives and Power Electronics," Newnes, Oxford, 2003.
- [7] "Desaturation Fault Detection," AN 5324, Avago Technologies, 2007
- [8] "Soft Turn-Off Feature," AN 5315, Avago Technologies, 2007
- [9] "Active Miller Clamp," AN 5314, Avago Technologies, 2007
- [10] Yeo Siok Been, Jamshed Namdar Khan, and Derek Chng Peng Hui, "Designing Medical Devices for Isolation and Safety," EDN (Electronic Design, Strategy, News), pp. 75-78, May 24, 2007.

この論文は、パワー・エレクトロニクス技術会議2007で最初に公表されたものです。

For product information and a complete list of distributors, please go to our web site: www.avagotech.com

Avago, Avago Technologies, and the A logo are trademarks of Avago Technologies in the United States and other countries.
Data subject to change. Copyright © 2005-2010 Avago Technologies. All rights reserved.
AV02-0803JP - March 16, 2010

Avago
TECHNOLOGIES