

ACPL-334J/338J

DESAT 検出とフォルト・フィードバック、UVLO、 およびアクティブ・ミラー・クランプを搭載した 3A IGBT ゲート駆動フォトカプラ

概要

Broadcom[®] ACPL-334J/338J は、IGBT の保護を手頃な価格でコンパクトかつ容易に実装できるようにする、出力電流 3A の使いやすくインテリジェントな高性能ゲート駆動フォトカプラです。V_{CE} 検出機能、低電圧ロックアウト (UVLO)、ソフト IGBT ターンオフ、絶縁型オープン・コレクタ・フォルト・フィードバック、アクティブ・ミラー・クランプなどの機能により、優れた設計の柔軟性と回路の保護を提供します。

ACPL-334J/338J は AlGaAs LED を搭載しています。この LED は、パワー出力段を有する IC に光学的に結合されています。ACPL-334J/338J は、モータ制御インバータ用途で使用されるパワー IGBT や MOSFET を駆動するのに理想的です。このフォトカプラから供給される電圧および電流によって、最大定格 1200V / 150A までの IGBT を直接駆動するために最適なデバイスとなっています。より大容量の IGBT を駆動する場合は ACPL-334J/338J の出力にディスクリートのパワー段を追加します。ACPL-334J/338J は、安全規格 UL、CSA、および IEC の認定を受けた強化絶縁を提供します。

特長

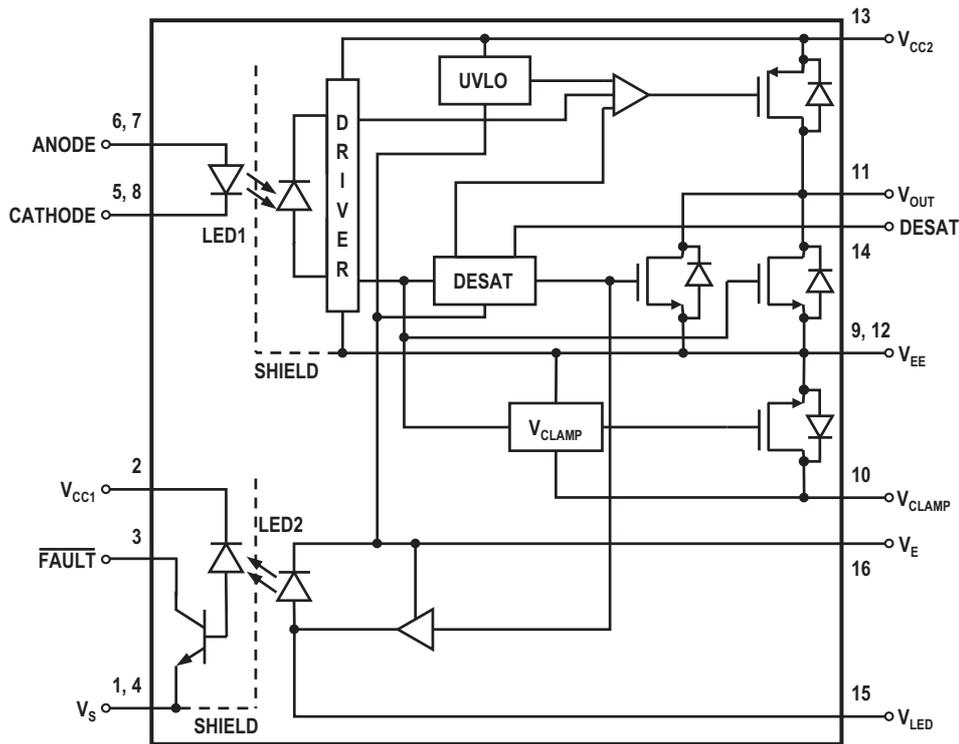
- 3A の最大ピーク出力電流
- 135 ns の最大伝達遅延
- 1.7A アクティブ・ミラー・クランプ
- ソフト遮断とフォルト・フィードバックによる DESAT 検出
- ヒステリシス付き低電圧ロックアウト (UVLO)
- ミュート時間後の次回 LED ターンオンによるフォルト・リセット (ACPL-334J)
- 32 μs のミュート時間後の自動フォルト・リセット (ACPL-338J)
- 100 kV/μs (V_{CM} = 1500V) 最小同相除去 (CMR)
- 広範な動作 V_{CC2} 電圧範囲: 15V ~ 30V
- 動作温度範囲: -40°C ~ 125°C
- 沿面距離と空間距離が 8.3 mm の SO16 パッケージ
- 安全規格認証:
 - UL1577 5 kV_{RMS}、1 分間
 - CSA
 - IEC 60747-5-5 V_{IORM} = 1414 V_{PEAK}

応用例

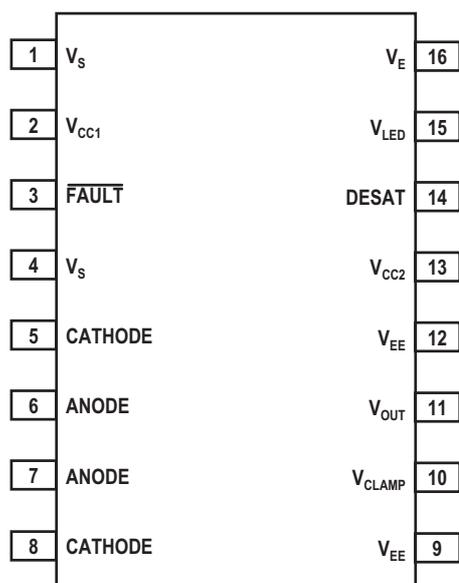
- 産業用オートメーションおよびロボット向けモータ駆動
- 電源と充電器
- 再生可能エネルギーのインバータとエネルギーの貯蔵

注意! この製品を取り扱う際は、静電気放電による損傷や劣化を防ぐため、一般的な静電気対策をとってください。このデータ・シートに記載された製品は、軍事または航空宇宙用途および環境で使用しないでください。製品は、AEC-Q100 認定されていないため、自動車用途での使用は避けてください。

内部ブロック図



ピンの説明



ピン	記号	概要
1	V_S	入力側グランド
2	V_{CC1}	正入力電源電圧 (3.3V ~ 5.5V)
3	FAULT	フォルト出力。FAULT は、DESAT の電圧が 6.5V の内部基準電圧を超えると、0.8 μ s 以内に高インピーダンス状態からロジック低出力に変化します。FAULT 出力は、ACPL-334J/338J 内の全ての回路からの FAULT 信号がワイヤード OR 接続されたオープン・コレクタ出力です。これにより、マイクロコントローラと直接シングルフォルトバス接続を形成できます。
4	V_S	入力側グランド
5	CATHODE	入力 LED カソード
6	ANODE	入力 LED アノード
7	ANODE	入力 LED アノード
8	CATHODE	入力 LED カソード
9	V_{EE}	負出力電源
10	V_{CLAMP}	ミラー・クランプ
11	V_{OUT}	IGBT または MOSFET ゲート駆動用出力
12	V_{EE}	負出力電源
13	V_{CC2}	正出力電源
14	DESAT	非飽和電圧入力。IGBT/MOSFET がオンの間に、DESAT の電圧が 6.5V の内部基準電圧を超えると、FAULT 出力が 0.8 μ s 以内にロジック高状態からロジック低状態に変化します。
15	V_{LED}	LED アノード。このピンは、データ・シートの性能を保証するために未接続のままにしておく必要があります (光結合テスト専用)。
16	V_E	共通 (IGBT エミッタ) 出力電源電圧

オーダ情報

型名	オプション (RoHS 指令準拠)	パッケージ	表面実装	テープ & リール	IEC/EN/DIN EN 60747-5-5	梱包単位
ACPL-334J/338J	-000E	SO-16	X		X	45 個/チューブ
	-500E		X	X	X	850 個/リール

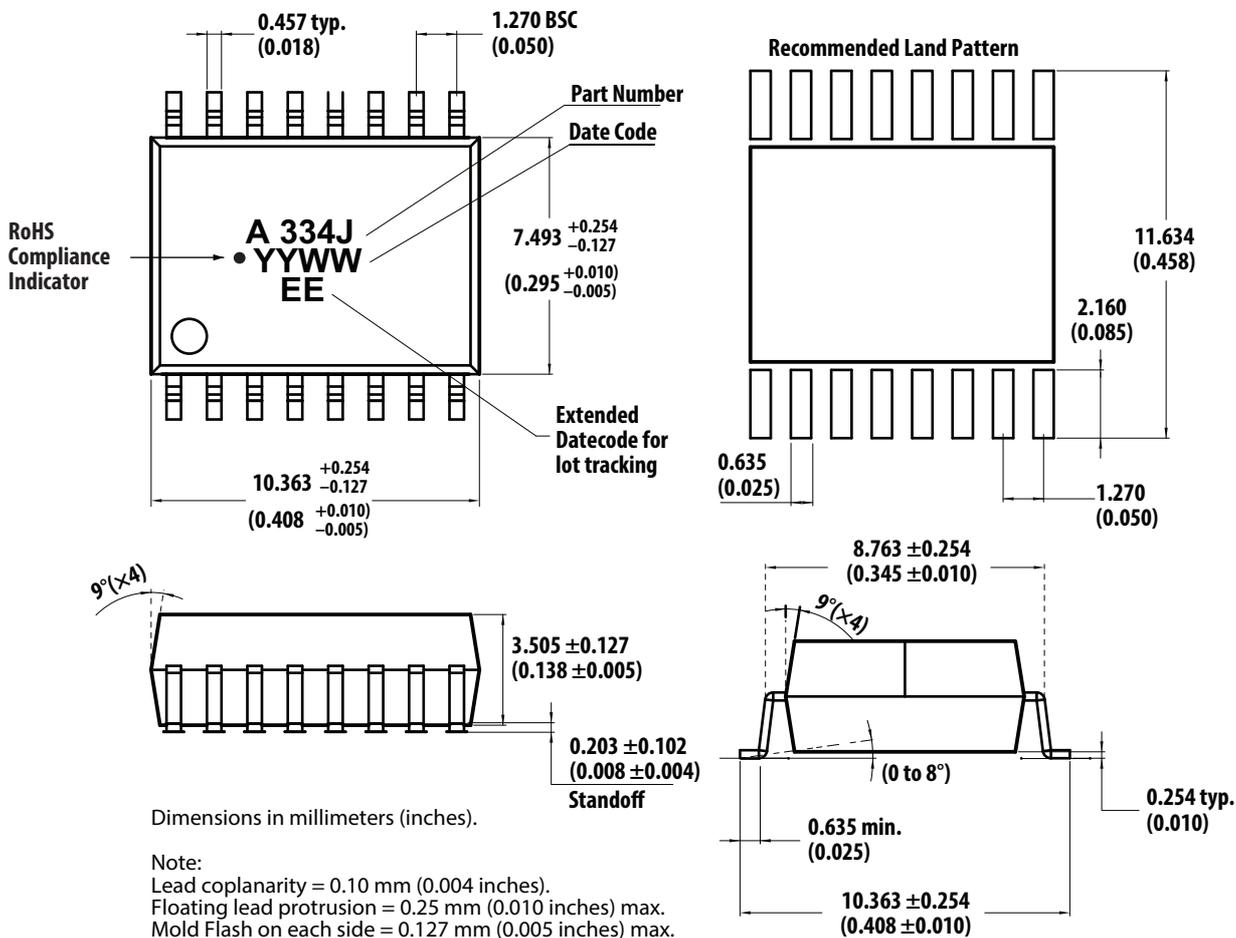
ご注文の際は、型名欄から選択した製品型名とオプション欄のご希望のオプションとを組み合わせ発注してください。

例：

ACPL-334J-500E は、RoHS 指令準拠、IEC/EN/DIN EN 60747-5-5 安全規格認証、テープ&リール梱包、表面実装パッケージ SO-16 の製品です。

オプションのデータ・シートもご用意しています。詳細は、Broadcom の正規販売代理店までお問い合わせください。

パッケージ寸法図



推奨鉛フリー IR プロファイル

JEDEC 規格 J-STD-020（最新版）に準拠したリフロー条件を推奨。非ハロゲン化物系フラックスを使用してください。

安全規格

The ACPL-334J/338J is approved by the following organizations:

UL	Approval under UL 1577, component recognition program up to $V_{ISO} = 5000 V_{RMS}$ expected prior to product release.
CSA	Approval under CSA Component Acceptance Notice #5, File CA 88324.
IEC/EN/DIN EN 60747-5-5	IEC 60747-5-5, EN 60747-5-5, DIN EN 60747-5-5.

IEC/EN/DIN EN60747-5-5 絶縁特性

注： Isolation characteristics are guaranteed only within the safety maximum ratings, which must be ensured by protective circuits in application. Surface-mount classification is class A in accordance with CECC00802.

Description	Symbol	Characteristic	Unit
Insulation Classification per DIN VDE 0110/1.89, Table 1 For Rated Mains Voltage $\leq 600 V_{RMS}$ For Rated Mains Voltage $\leq 1000 V_{RMS}$		I – IV I – III	
Climatic Classification		40/125/21	
Pollution Degree (DIN VDE 0110/1.89)		2	
Maximum Working Insulation Voltage	V_{IORM}	1414	V_{PEAK}
Input to Output Test Voltage, Method b ^a $V_{IORM} \times 1.875 = V_{PR}$, 100% Production Test with $t_m = 1$ second, Partial Discharge < 5 pC	V_{PR}	2652	V_{PEAK}
Input to Output Test Voltage, Method a ^a $V_{IORM} \times 1.6 = V_{PR}$, Type and Sample Test, $t_m = 10$ seconds, Partial Discharge < 5 pC	V_{PR}	2262	V_{PEAK}
Highest Allowable Overvoltage (Transient Overvoltage $t_{ini} = 60$ seconds)	V_{IOTM}	8000	V_{PEAK}
Safety-Limiting Values – maximum values allowed in the event of a failure Case Temperature Input Power Output Power	T_S $P_{S,INPUT}$ $P_{S,OUTPUT}$	175 400 1200	$^{\circ}C$ mW mW
Insulation Resistance at T_S , $V_{IO} = 500V$	R_S	$> 10^9$	Ω

a. Refer to IEC/EN/DIN EN 60747-5-5 Optoisolator Safety Standard section of the *Broadcom Regulatory Guide to Isolation Circuits*, AV02-2041EN, for a detailed description of Method a and Method b partial discharge test profiles

絶縁と安全に関連する仕様

Parameter	Symbol	Value	Unit	Conditions
Minimum External Air Gap (Clearance)	L(101)	8.3	mm	Measured from input terminals to output terminals, shortest distance through air.
Minimum External Tracking (Creepage)	L(102)	8.3	mm	Measured from input terminals to output terminals, shortest distance path along body.
Minimum Internal Plastic Gap (Internal Clearance)		0.5	mm	Through insulation distance conductor to conductor, usually the straight line distance thickness between the emitter and detector.
Tracking Resistance (Comparative Tracking Index)	CTI	>175	V	DIN IEC 112/VDE 0303 Part 1
Isolation Group		IIIa		Material Group (DIN VDE 0110)

注： All Broadcom data sheets report the creepage and clearance inherent to the optocoupler component itself. These dimensions are needed as a starting point for the equipment designer when determining the circuit insulation requirements. However, once mounted on a printed circuit board, minimum creepage and clearance requirements must be met as specified for individual equipment standards. For creepage, the shortest distance path along the surface of a printed circuit board between the solder fillets of the input and output leads must be considered (the recommended land pattern does not necessarily meet the minimum creepage of the device). There are recommended techniques, such as grooves and ribs, that may be used on a printed circuit board to achieve desired creepage and clearances. Creepage and clearance distances will also change depending on factors such as pollution degree and insulation level.

絶対最大定格

Parameter	Symbol	Min.	Max.	Unit	Note
Storage Temperature	T_S	-55	150	°C	
Operating Temperature	T_A	-40	125	°C	a
Output IC Junction Temperature	T_J	—	150	°C	a
Average Input Current	$I_{F(AVG)}$	—	25	mA	b
Peak Transient Input Current (<1 μ s pulse width, 300 pps)	$I_{F(TRAN)}$	—	1.0	A	
Reverse Input Voltage	V_R	—	5	V	
High Peak Output Current	$I_{OH(PEAK)}$	—	3	A	c
Low Peak Output Current	$I_{OL(PEAK)}$	—	3	A	c
Positive Input Supply Voltage	V_{CC1}	-0.5	7	V	
FAULT Output Current	I_{FAULT}	—	8	mA	
FAULT Pin Voltage	V_{FAULT}	-0.5	V_{CC1}	V	
Total Output Supply Voltage	$(V_{CC2} - V_{EE})$	-0.5	35	V	
Negative Output Supply Voltage	$(V_E - V_{EE})$	-0.5	15	V	
Positive Output Supply Voltage	$(V_{CC2} - V_E)$	-0.5	$35 - (V_E - V_{EE})$	V	
Gate Drive Output Voltage	$V_{O(PEAK)}$	$V_{EE} - 0.5$	$V_{CC2} + 0.5$	V	
Peak Clamp Sinking Current	I_{CLAMP}	—	1.7	A	
Miller Clamp Pin Voltage	V_{CLAMP}	$V_{EE} - 0.5$	$V_{CC2} + 0.5$	V	
DESAT Voltage	V_{DESAT}	$V_E - 0.5$	$V_{CC2} + 0.5$	V	
Output IC Power Dissipation	P_O	—	600	mW	a
Input LED Power Dissipation	P_I	—	150	mW	a

a. To achieve the absolute maximum power dissipation specified, pins 1, 4, 9, and 12 require ground plane connections and might require airflow. See the [熱計算](#) section for details about how to estimate junction temperature and power dissipation. In most cases, the absolute maximum output IC junction temperature is the limiting factor. The actual power dissipation achievable will depend on the application environment (PCB layout, airflow, part placement, and so on). Output IC power dissipation is derated linearly at 20 mW/°C above 123°C for high conductivity board and at 14 mW/°C above 105°C for low conductivity board. Input IC power dissipation does not require derating.

b. Derate linearly above 70°C free-air temperature at a rate of 0.3 mA/°C.

c. Maximum pulse width = 10 μ s. The output must be limited to 3A of peak current by external resistors.

推奨動作条件

Parameter	Symbol	Min.	Max.	Unit	Note
Operating Temperature	T_A	-40	125	°C	
Total Output Supply Voltage	$(V_{CC2} - V_{EE})$	15	30	V	
Negative Output Supply Voltage	$(V_E - V_{EE})$	0	15	V	
Positive Output Supply Voltage	$(V_{CC2} - V_E)$	15	$30 - (V_E - V_{EE})$	V	
Input Current (ON)	$I_{F(ON)}$	8	12	mA	
Input Voltage (OFF)	$V_{F(OFF)}$	-3.6	0.8	V	

電気特性仕様 (DC)

All typical values at $T_A = 25^\circ\text{C}$, $V_{CC2} - V_{EE} = 30\text{V}$, $V_E - V_{EE} = 0\text{V}$; All minimum and maximum specifications are at recommended operating conditions, unless otherwise noted.

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Fig.	Note
FAULT Logic Low Output Voltage	V_{FAULT}	—	0.06	0.4	V	$I_{\text{FAULT}} = 1.1\text{ mA}$, $V_{\text{CC1}} = 5.5\text{V}$		
		—	0.06	0.4	V	$I_{\text{FAULT}} = 1.1\text{ mA}$, $V_{\text{CC1}} = 3.3\text{V}$		
FAULT Logic High Output Current	I_{FAULTH}	—	0.01	0.5	μA	$V_{\text{FAULT}} = 5.5\text{V}$, $V_{\text{CC1}} = 5.5\text{V}$		
		—	0.004	0.3	μA	$V_{\text{FAULT}} = 3.3\text{V}$, $V_{\text{CC1}} = 3.3\text{V}$		
V_{OUT} High Level Peak Output Current	I_{OH}	2	2.6	—	A	$V_{\text{CC2}} - V_{\text{OUT}} = 15\text{V}$	4	a
V_{OUT} Low Level Peak Output Current	I_{OL}	2	3	—	A	$V_{\text{OUT}} - V_{\text{EE}} = 15\text{V}$	5	a
V_{OUT} Low Level Output Current During Fault Condition	I_{OLF}	90	145	230	mA	$V_{\text{OUT}} - V_{\text{EE}} = 14\text{V}$	6	
V_{OUT} High Level Output Voltage	V_{OH}	$V_{\text{CC2}} - 0.60$	$V_{\text{CC2}} - 0.3$	—	V	$I_{\text{OH}} = -100\text{ mA}$, $I_{\text{F}} = 10\text{ mA}$	2	b, c
V_{OUT} Low Level Output Voltage	V_{OL}	—	$V_{\text{EE}} + 0.12$	$V_{\text{EE}} + 0.60$	V	$I_{\text{OL}} = 100\text{ mA}$, $V_{\text{F}} = 0\text{V}$	3	
Clamp Threshold Voltage	$V_{\text{TH_CLAMP}}$	—	1.85	2.2	V			
Clamp Low Level Sinking Current	I_{CLAMP}	0.35	1	—	A	$V_{\text{CLAMP}} = V_{\text{EE}} + 2.5\text{V}$	7	
Clamp Low Level Peak Sinking Current	$I_{\text{CLAMP_PK}}$	—	1.6	—	A	$V_{\text{CLAMP}} = V_{\text{EE}} + 10\text{V}$		
High Level Output Supply Current (V_{CC2})	I_{CC2H}	—	5	8	mA	$I_{\text{F}} = 10\text{ mA}$, No Load	8	
Low Level Output Supply Current (V_{CC2})	I_{CC2L}	—	4	8	mA	$V_{\text{F}} = 0\text{V}$, No Load	8	
Output Supply Current during DESAT FAULT (V_{CC2})	$I_{\text{CC2_FAULT}}$	—	18	—	mA	$I_{\text{F}} = 10\text{ mA}$, $V_{\text{DESAT}} = 7\text{V}$		
Blanking Capacitor Charging Current	I_{CHG}	0.9	1	1.1	mA	$V_{\text{DESAT}} = 2\text{V}$	12	c, d
Blanking Capacitor Discharge Current	I_{DSCHG}	10	30	—	mA	$V_{\text{DESAT}} = 7\text{V}$	13	c, d
DESAT Sensing Voltage Threshold	V_{DESAT}	6	6.5	7	V	$V_{\text{CC2}} - V_{\text{E}} > V_{\text{UVLO+}}$	11	c
UVLO Threshold, $V_{\text{CC2}} - V_{\text{E}}$	$V_{\text{UVLO+}}$	10.5	11.5	12.5	V	$I_{\text{F}} = 10\text{ mA}$, $V_{\text{OUT}} - V_{\text{E}} > 5\text{V}$		b, c, e
	$V_{\text{UVLO-}}$	9.5	10.5	11.5	V	$I_{\text{F}} = 10\text{ mA}$, $V_{\text{OUT}} - V_{\text{E}} < 5\text{V}$		b, c, f
UVLO Hysteresis, $V_{\text{CC2}} - V_{\text{E}}$	$V_{\text{UVLO+}} - V_{\text{UVLO-}}$	0.5	1	—	V			
Input Threshold Current Low to High	I_{FLH}	0.5	2.2	6.5	mA		9, 10	
Input Threshold Voltage High to Low	V_{FHL}	0.8	—	—	V			
Input Forward Voltage	V_{F}	1.2	1.6	1.95	V	$I_{\text{F}} = 10\text{ mA}$		
Temperature Coefficient of Input Forward Voltage	$\Delta V_{\text{F}}/\Delta T_{\text{A}}$	—	-1.3	—	mV/°C	$I_{\text{F}} = 10\text{ mA}$		
Input Reverse Breakdown Voltage	BV_{R}	5	—	—	V	$I_{\text{R}} = 100\text{ mA}$		
Input Capacitance	C_{IN}	—	70	—	pF	$f = 1\text{ MHz}$, $V_{\text{F}} = 0\text{V}$		

- Output is sourced at 2A with a maximum pulse width = 10 s.
- 15V is the recommended minimum operating positive supply voltage ($V_{\text{CC2}} - V_{\text{E}}$) to ensure adequate margin in excess of the maximum $V_{\text{UVLO+}}$ threshold of 12.5V. For High Level Output Voltage testing, V_{OUT} is measured with a 50- μs pulse load current. When driving capacitive loads, V_{OUT} will approach V_{CC2} as I_{OUT} approaches zero units.
- Once the system is out of UVLO ($V_{\text{CC2}} - V_{\text{E}} > V_{\text{UVLO+}}$), the DESAT detection feature of the ACPL-334J/338J will be the primary source of IGBT/MOSFET protection. The UVLO must be unlocked to ensure DESAT is functional. Once V_{CC2} exceeds the $V_{\text{UVLO+}}$ threshold, DESAT will remain functional until V_{CC2} is below the $V_{\text{UVLO-}}$ threshold. The DESAT detection and UVLO features of the ACPL-334J/338J work in conjunction to ensure constant IGBT/MOSFET protection.

- d. See [DESAT フォルト検出ブランキング時間](#) for further details.
- e. This is the *increasing* (that is, turn-on or *positive-going* direction) of $V_{CC2} - V_E$.
- f. This is the *decreasing* (that is, turn-off or *negative-going* direction) of $V_{CC2} - V_E$.

スイッチング特性仕様 (AC)

All typical values at $T_A = 25^\circ\text{C}$, $V_{CC2} - V_E = 30\text{V}$, $V_E - V_{EE} = 0\text{V}$. All minimum and maximum specifications are at recommended operating conditions, unless otherwise noted.

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Fig.	Note	
Propagation Delay Time to High V_{OUT} Output Level	t_{PLH}	35	60	135	ns	$R_G = 10\Omega$, $C_G = 10\text{ nF}$, $f = 10\text{ kHz}$, Duty Cycle = 50%, $V_{IN} = 5\text{V}$, $R_{IN} = 330\Omega$	1, 14	a	
Propagation Delay Time to Low V_{OUT} Output Level	t_{PHL}	35	67	135	ns			b	
Pulse Width Distortion	PWD	-30	7.5	30	ns		c		
Propagation Delay Difference Between Any Two Parts	PDD ($t_{PLH} - t_{PHL}$)	-25	—	5	ns		d		
Propagation Delay Skew	t_{PSK}	—	—	15	ns		e		
20% to 80% Rise Time on V_{OUT}	t_R	—	20		ns				
80% to 20% Fall Time on V_{OUT}	t_F	—	10		ns				
DESAT Sense to 90% V_{OUT} Delay	$t_{DESAT(90\%)}$	—	0.25	0.5	μs	$R_G = 10\Omega$, $C_G = 10\text{ nF}$, $f = 10\text{ kHz}$, Duty Cycle = 50%, $V_{IN} = 5\text{V}$, $R_{IN} = 330\Omega$, $C_F = 330\text{ pF}$, $R_F = 2.1\text{ k}\Omega$, $C_{BLANK} = 330\text{ pF}$	15, 20, 21	f	
DESAT Sense to 10% V_{OUT} Delay	$t_{DESAT(10\%)}$	—	2	3	μs		16, 17, 18, 20, 21	g	
DESAT Sense to Low Level FAULT Signal Delay	$t_{DESAT(FAULT)}$	—	0.45	0.8	μs		20, 21	h	
DESAT Sense to DESAT Low Propagation Delay	$t_{DESAT(LOW)}$	—	0.35	—	μs		20, 21	i	
DESAT Mute Time	$t_{DESAT(MUTE)}$ (ACPL-334J)	4.5	6.5	—	μs			20, 21	j
	$t_{DESAT(MUTE)}$ (ACPL-338J)	22	32	42					k
RESET to High Level FAULT Signal Delay	$t_{RESET(FAULT)}$ (ACPL-334J)	0.3	1.1	2.2	μs	$C_F = 330\text{ pF}$, $R_F = 2.1\text{ k}\Omega$, $V_{CC1} = 5.5\text{V}$	20		
		0.5	1.7	3.2	μs	$C_F = 330\text{ pF}$, $R_F = 2.1\text{ k}\Omega$, $V_{CC1} = 3.3\text{V}$			
Output High Level Common Mode Transient Immunity	ICM_{IH}	100	—	—	$\text{kV}/\mu\text{s}$	$T_A = 25^\circ\text{C}$, $V_{CM} = 1500\text{V}$, $V_{CC1} = 5\text{V}$, $C_F = 330\text{ pF}$, $R_F = 2.1\text{ k}\Omega$, $I_F = 10\text{ mA}$		l, m	
Output Low Level Common Mode Transient Immunity	ICM_{IL}	100	—	—	$\text{kV}/\mu\text{s}$	$T_A = 25^\circ\text{C}$, $V_{CM} = 1500\text{V}$, $V_{CC1} = 5\text{V}$, $C_F = 330\text{ pF}$, $R_F = 2.1\text{ k}\Omega$, $V_F = 0\text{V}$		n, m	

- a. t_{PLH} is defined as propagation delay from 50% of LED input I_F to 50% of V_{OUT} high level output.
- b. t_{PHL} is defined as propagation delay from 50% of LED input I_F to 50% of V_{OUT} low level output.
- c. Pulse Width Distortion (PWD) is defined as $|t_{PHL} - t_{PLH}|$ for any given unit.
- d. Propagation Delay Difference (PDD) is the difference between t_{PHL} and t_{PLH} between any two units under the same test condition.
- e. Propagation Delay Skew (t_{PSK}) is the difference in t_{PHL} or t_{PLH} between any two units under the same test condition.
- f. The amount of time from when DESAT threshold is exceeded to 90% of V_{OUT} at mentioned test conditions.
- g. The amount of time from when DESAT threshold is exceeded to 10% of V_{OUT} at mentioned test conditions.
- h. The amount of time from when DESAT threshold is exceeded to FAULT output low.
- i. The amount of time from when DESAT threshold is exceeded to 50% of DESAT low voltage.

- j. The amount of time when DESAT threshold is exceeded, output is muted to LED input. The fault mechanism can be reset by the next LED turn-on after the 4.5-s (minimum) mute time. See the description of operation topic in the [フォルト・リセット](#) section.
- k. The amount of time when DESAT threshold is exceeded, output is muted to LED input. The fault mechanism will automatically reset the FAULT pin after a fixed mute time of 32 μ s (typical). See the description of operation topic in the [フォルト・リセット](#) section.
- l. Common mode transient immunity in the high state is the maximum tolerable dV_{CM}/dt of the common mode pulse, V_{CM} , to ensure that the output will remain in the high state (that is, $V_{CC2} - V_{OUT} < 1.0V$ or $FAULT > 2V$). V_{DD2} must be higher than V_{UVLO+} .
- m. Split resistor network in the ratio 2:1 with 226 at the anode and 113 at the cathode.
- n. Common mode transient immunity in the low state is the maximum tolerable dV_{CM}/dt of the common mode pulse, V_{CM} , to ensure that the output will remain in a low state (that is, $V_{OUT} - V_{EE} < 1.0V$ or $FAULT > 2V$). V_{CC2} must be higher than V_{UVLO+} .

パッケージ特性

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Notes
Input-Output Momentary Withstand Voltage	V_{ISO}	5000	—	—	V_{RMS}	$R_H < 50\%$, $t = 1 \text{ min.}$, $T_A = 25^\circ\text{C}$	a, b, c
Resistance (Input-Output)	R_{I-O}		10^9		Ω	$V_{I-O} = 500 V_{DC}$	c
Capacitance (Input-Output)	C_{I-O}		1.3		pF	$f = 1 \text{ MHz}$	
High Conductivity Board							
Junction to Ambient Thermal Resistance of:					$^\circ\text{C/W}$		d
Input IC Due to Heating of Input IC	R_{11}	—	79.15	—			
Input IC Due to Heating of LED1	R_{12}	—	24.11	—			
Input IC Due to Heating of Output IC	R_{13}	—	18.83	—			
Input IC Due to Heating of LED2	R_{14}	—	28.77	—			
Input LED1 Due to Heating of Input IC	R_{21}	—	21.71	—			
Input LED1 Due to Heating of LED1	R_{22}	—	121.2	—			
Input LED1 Due to Heating of Output IC	R_{23}	—	25.96	—			
Input LED1 Due to Heating of LED2	R_{24}	—	19.62	—			
Output IC Due to Heating of Input IC	R_{31}	—	13.21	—			
Output IC Due to Heating of LED1	R_{32}	—	19.22	—			
Output IC Due to Heating of Output IC	R_{33}	—	43.42	—			
Output IC Due to Heating of LED2	R_{34}	—	16.94	—			
Input LED2 Due to Heating of Input IC	R_{41}	—	30.78	—			
Input LED2 Due to Heating of LED1	R_{42}	—	21.44	—			
Input LED2 Due to Heating of Output IC	R_{43}	—	23.35	—			
Input LED2 Due to Heating of LED2	R_{44}	—	120.7	—			
Low Conductivity Board							
Junction to Ambient Thermal Resistance of:					$^\circ\text{C/W}$		d
Input IC Due to Heating of Input IC	R_{11}	—	130.3	—			
Input IC Due to Heating of LED1	R_{12}	—	56.07	—			
Input IC Due To Heating of Output IC	R_{13}	—	50.85	—			
Input IC Due to Heating of LED2	R_{14}	—	67.37	—			
Input LED1 Due to Heating of Input IC	R_{21}	—	54.84	—			
Input LED1 Due to Heating of LED1	R_{22}	—	156.5	—			
Input LED1 Due to Heating of Output IC	R_{23}	—	60.81	—			
Input LED1 Due to Heating of LED2	R_{24}	—	51.46	—			
Output IC Due to Heating of Input IC	R_{31}	—	35.54	—			
Output IC Due to Heating of LED1	R_{32}	—	42.64	—			
Output IC Due to Heating of Output IC	R_{33}	—	71.91	—			
Output IC Due to Heating of LED2	R_{34}	—	40.73	—			
Input LED2 Due to Heating of Input IC	R_{41}	—	68.48	—			
Input LED2 Due to Heating of LED1	R_{42}	—	50.75	—			
Input LED2 Due to Heating of Output IC	R_{43}	—	56.86	—			
Input LED2 Due to Heating of LED2	R_{44}	—	163.9	—			

a. In accordance with UL1577, each optocoupler is proof-tested by applying an insulation test voltage $6000 V_{RMS}$ for 1 second. This test is performed before the 100% production test for partial discharge (method b) shown in IEC/EN/DIN EN60747-5-5 絶縁特性 table, if applicable.

b. The Input-Output Momentary Withstand Voltage is a dielectric voltage rating that should not be interpreted as an input-output continuous voltage rating. For the continuous voltage rating, refer to your equipment level safety specification or IEC/EN/DIN EN60747-5-5 絶縁特性 table.

c. Device considered a two-terminal device: Pins 1 to 8 are shorted together, and pins 9 to 16 are shorted together.

d. The device was mounted on thermal conductivity test board per JEDEC 51-7. For further details, see the [熱計算](#) section.

図 1 : V_{OUT} Propagation Delay Waveforms

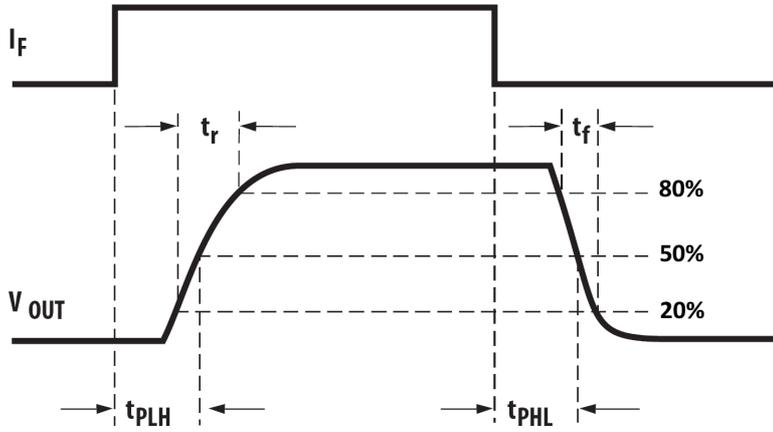


図2 : V_{OH} vs. Temperature

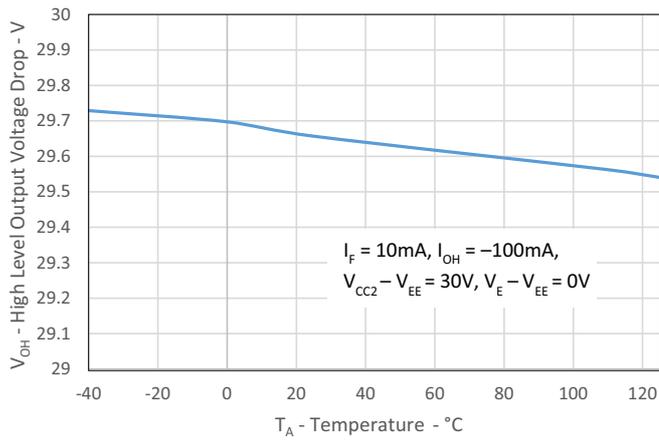


図3 : V_{OL} vs. Temperature

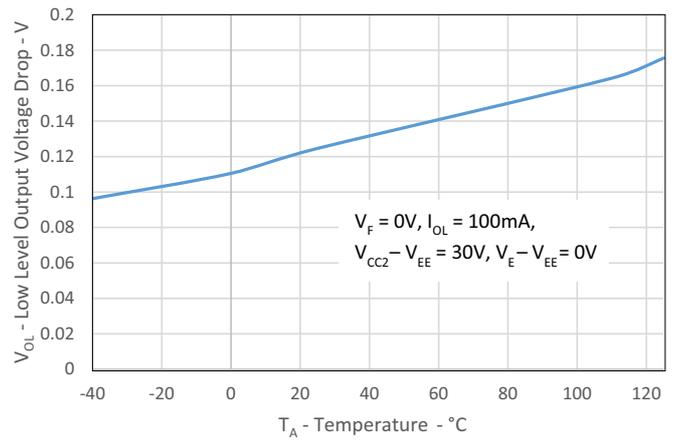


図4 : I_{OH} vs. V_{OH}

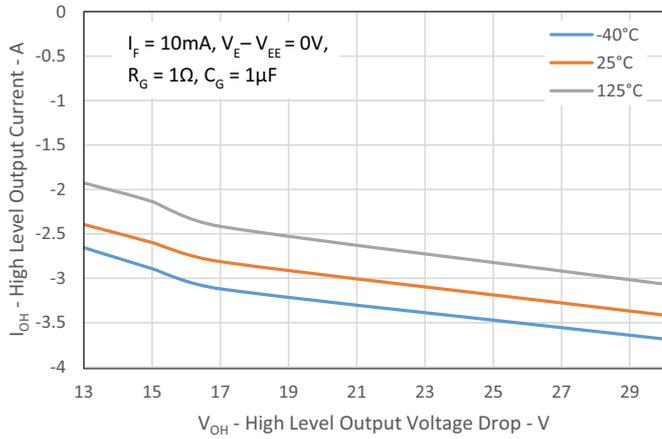


図5 : I_{OL} vs. V_{OL}

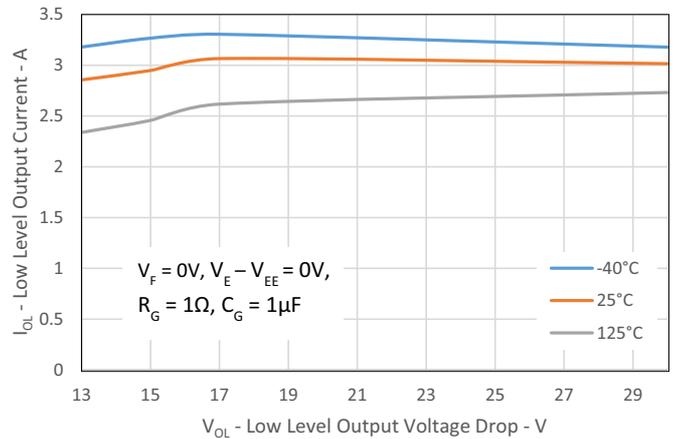


図6 : I_{OLF} vs. V_{OUT}

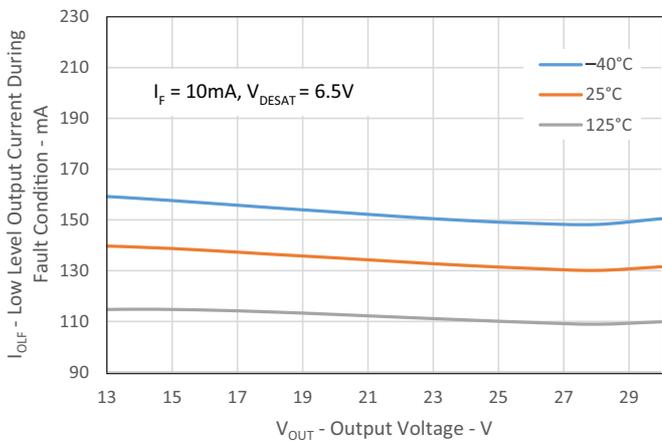


図7 : I_{CLAMP} vs. Temperature

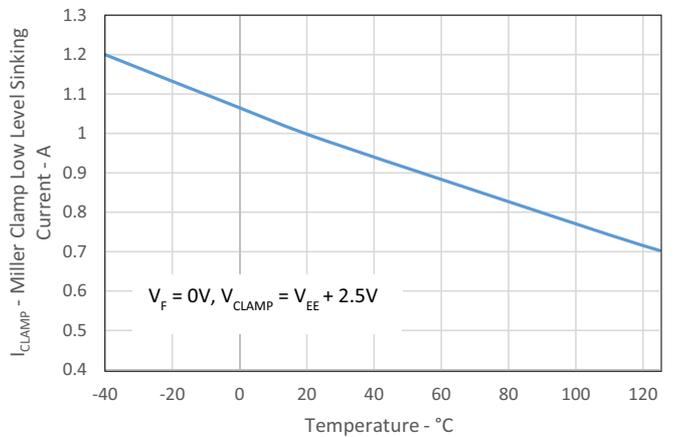


図8 : I_{CC2H}/I_{CC2L} vs. Temperature

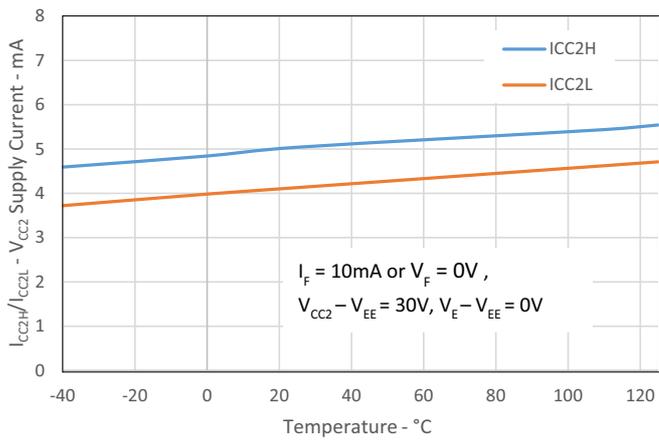


図9 : V_{OUT} vs. I_F

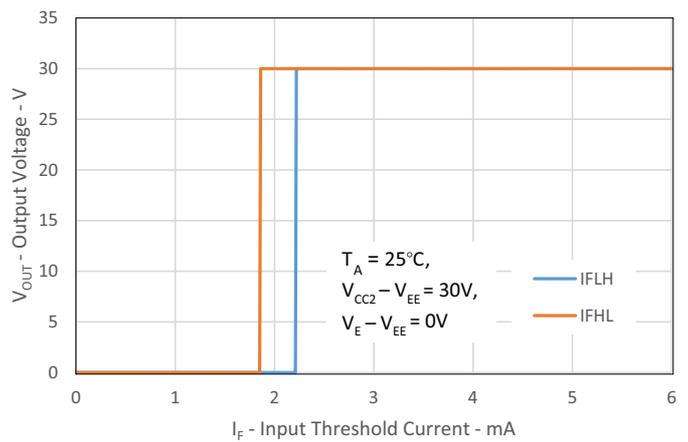


図10 : I_{FLH} vs. Temperature

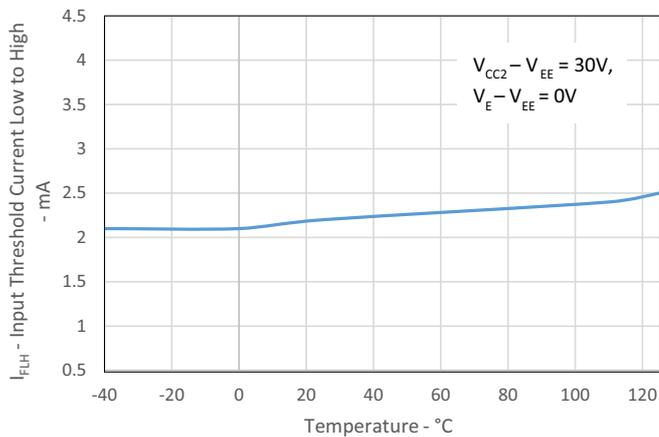


図11 : V_{DESAT} vs. Temperature

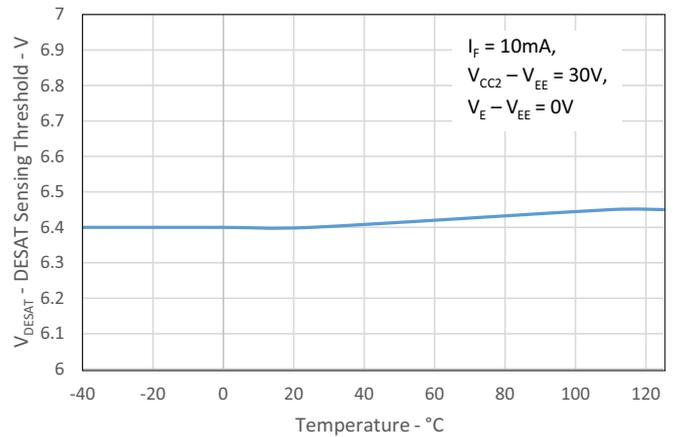


図12 : I_{CHG} vs. Temperature

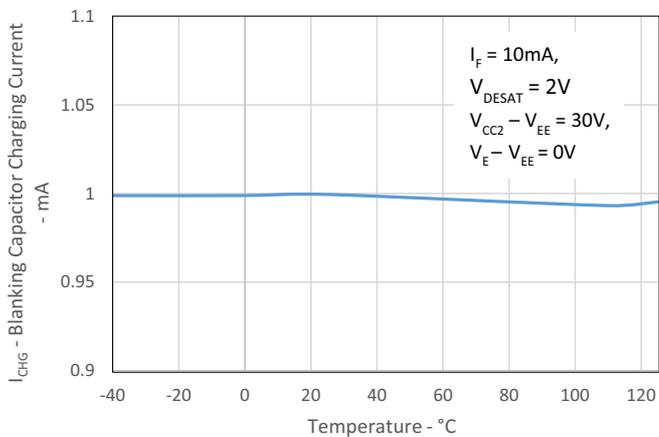


図13 : I_{DSCHG} vs. Temperature

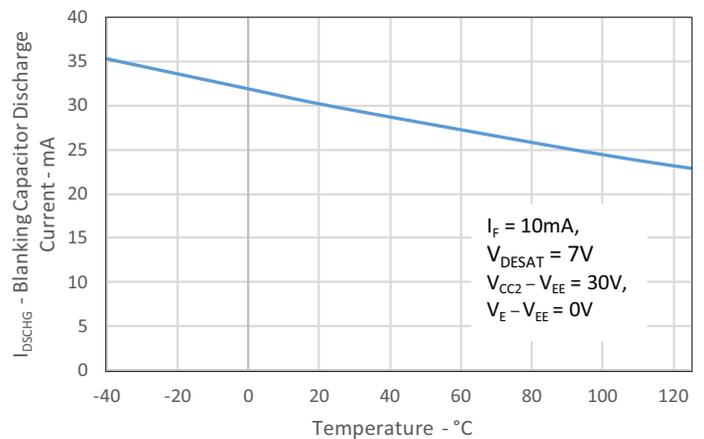


図14 : t_{PLH}/t_{PHL} vs. Temperature

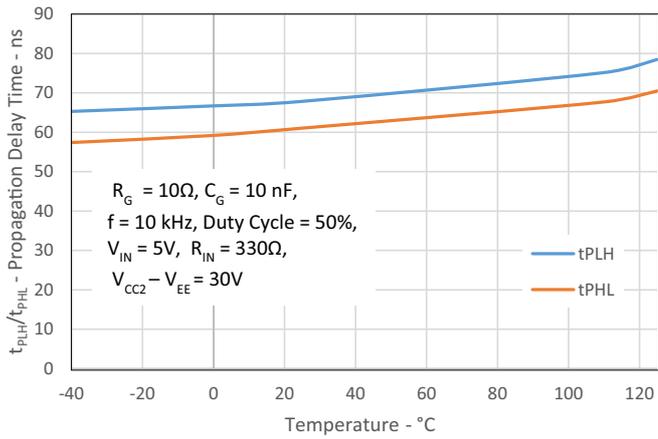


図15 : $t_{DESAT(90\%)}$ vs. Temperature

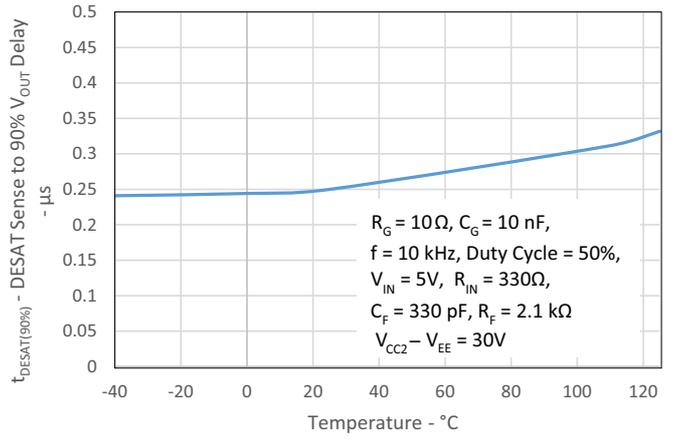


図16 : $t_{DESAT(10\%)}$ vs. Temperature

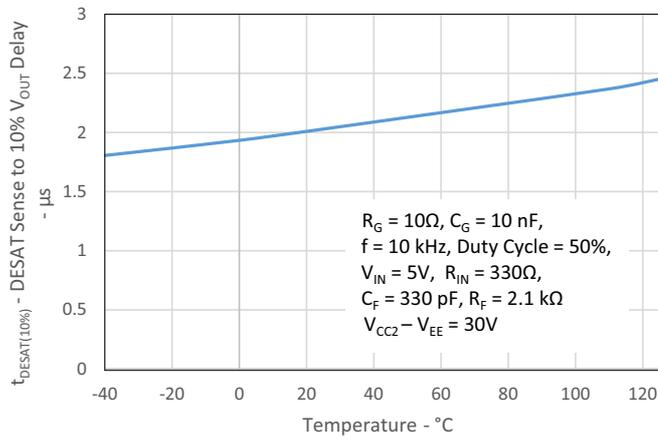


図17 : $t_{DESAT(10\%)}$ vs. Load Resistance

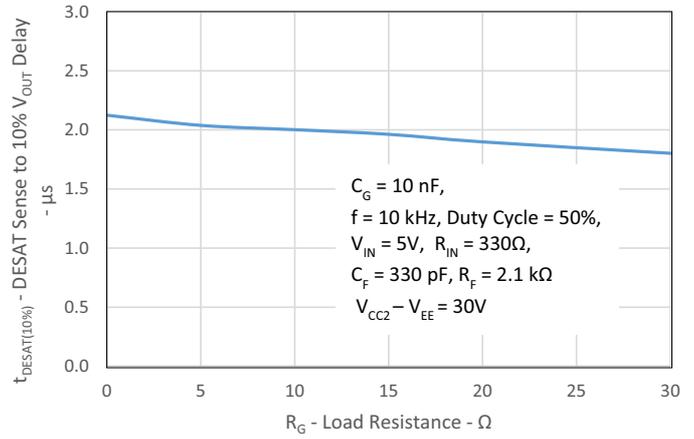
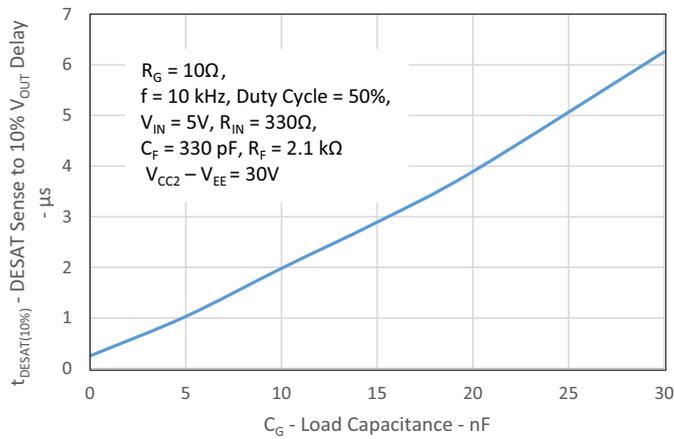


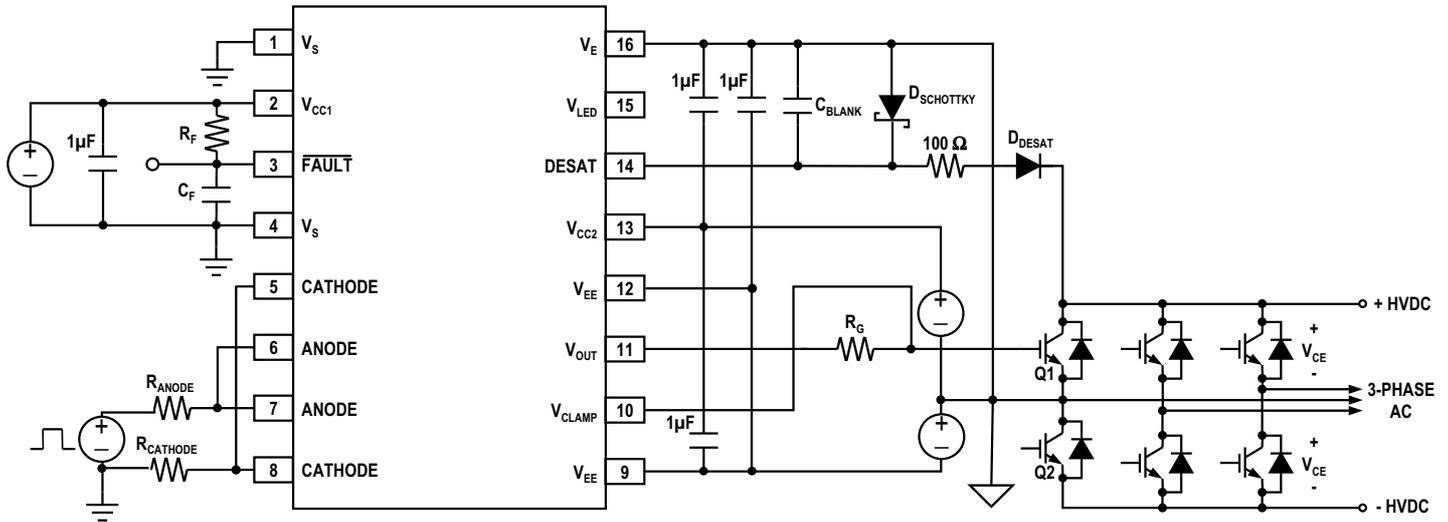
図18 : $t_{DESAT(10\%)}$ vs. Load Capacitance



アプリケーション情報

推奨応用回路

図 19 : Recommended Application Circuit for ACPL-334J/338J



ACPL-334J/338J は、LED 入力ゲート制御、およびワイヤード OR アプリケーションに適したオープン・コレクタ・フォルト出力を備えています。ACPL-334J/338J を使用した標準的なゲート駆動回路例を 図 19 に示します。以下では IGBT の駆動について説明しています。ただし、MOSFET にも当てはまります。

電源バイパス・コンデンサ (1 μ F) は、スイッチング動作時に必要な大きな過渡電流を供給します。この充電電流は過渡電流であるため、低電流 (7 mA ~ 8 mA) の電源でも十分使用可能です。

阻止ダイオード D_{DESAT} 、100 Ω 抵抗、およびショットキ・ダイオード $D_{SCHOTTKY}$ は、DESAT ピン 14 を保護するために必要な部品です。 D_{DESAT} は、 t_{rr} が 75 ns 未満の 600V または 1200V の高速回復ダイオードにする必要があります (たとえば、ERA34-10)。 $D_{SCHOTTKY}$ は、40V または 60V の低 V_F ダイオードにする必要があります (たとえば、MBR0540)。330-pF コンデンサの C_{BLANK} は、DESAT ブランキング時間を調整して、IGBT のオン開始時の短時間の間、DESAT 検出を無効にするために使用されます。

ゲート抵抗 R_G は、ゲート充電電流を制限し、IGBT コレクタ電圧の立ち上がり/立ち下がり時間を制御します。オープン・コレクタ出力の FAULT ピンには、2.1 k Ω のプルアップ抵抗と 330 pF フィルタリング・コンデンサの C_F が設けられます。

2 つの抵抗、 R_{ANODE} と $R_{CATHODE}$ は、入力 LED のアノードとカソードに接続し、2 : 1 の比率に分割することを推奨いたします。これらの抵抗は、LED のアノードとカソードの同相インピーダンスのバランスを取るために役立ちます。これにより、アノードとカソードの同相電圧の変化が等しくなり、優れた CMR 性能を提供できます。

動作の説明

通常動作

通常の動作時には、ACPL-334J/338J の V_{OUT} は入力 LED 電流 I_F (ピン 5、6、7、および 8) によって制御され、IGBT コレクタ - エミッタ間の電圧は DESAT を介して監視されます。FAULT ピンは HI 出力となります。図 20 および 図 21 を参照してください。

フォルト状態

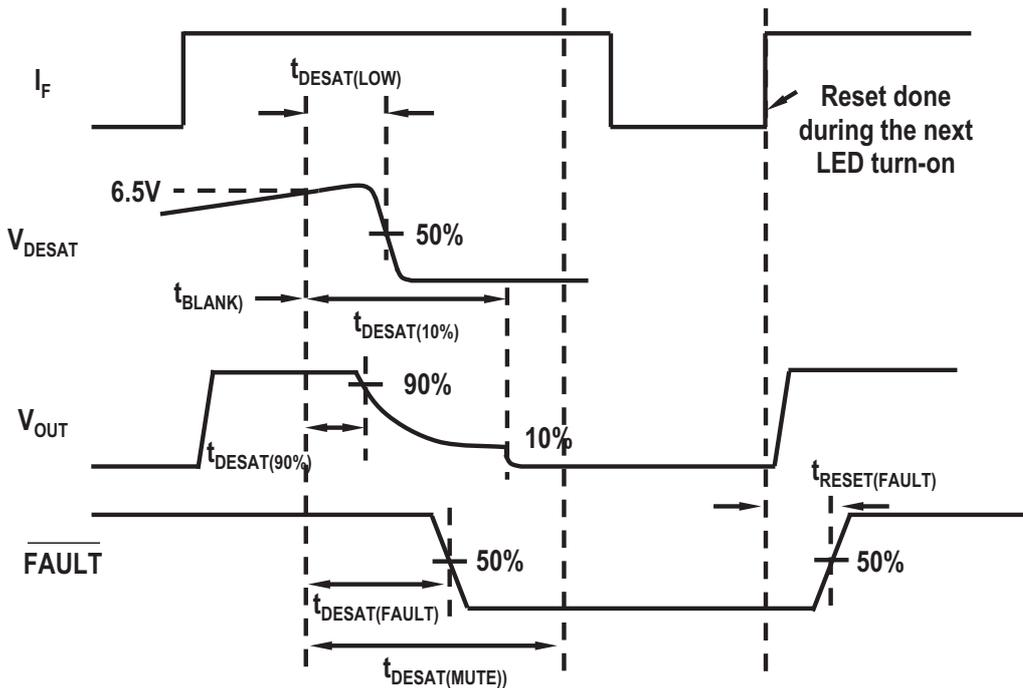
DESAT ピンは、IGBT V_{CE} 電圧を監視します。IGBT がオンで、DESAT ピンの電圧が 6.5V を超えると、IGBT を「ソフトに」ターンオフし、大きな di/dt 誘導電圧を避けるために、 V_{OUT} は徐々に低下します。また、フォルト状態をマイクロコントローラに通知する目的で、FAULT 出力を低下させる内部フィードバック・チャンネルがアクティブ化されます。

フォルト・リセット

ACPL-334J

フォルトが検出されると、出力は 4.5 μ s 間 (最小) ミュートされます。ドライバが IGBT を完全にソフト遮断できるように、ミュート期間は、すべての入力 LED 信号が無視されます。4.5 μ s (最小) のミュート時間後の次の LED ターンオンによってフォルト・メカニズムをリセットできます。図 20 を参照してください。

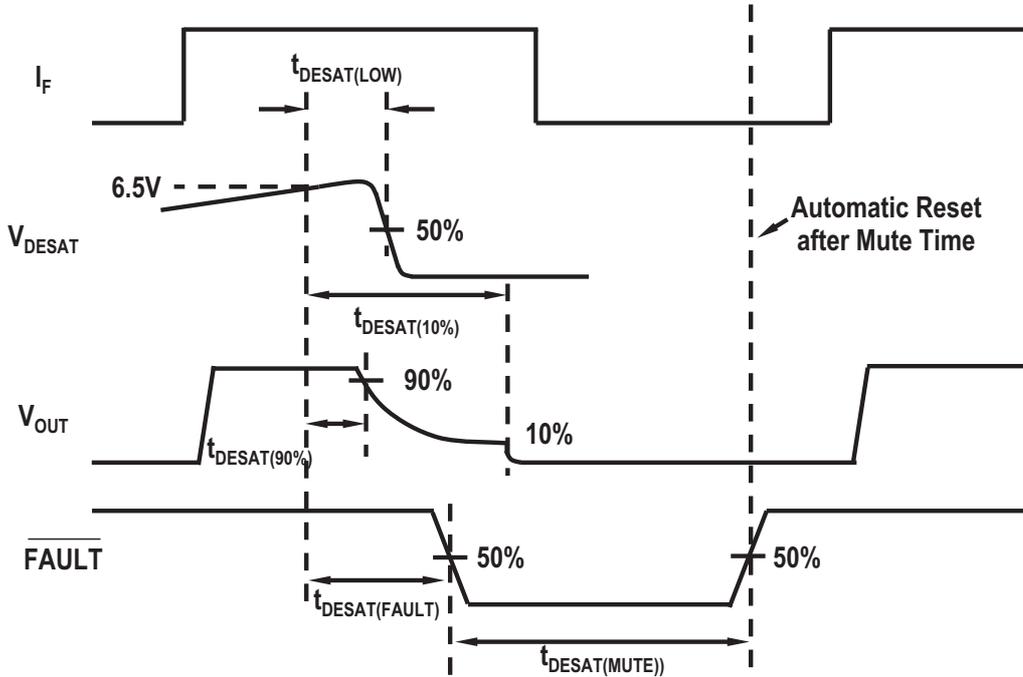
図 20 : ACPL-334J FAULT Timing Diagram



ACPL-338J

フォルトが検出されると、 V_{OUT} 出力はソフト遮断され低下します。ドライバが IGBT を完全にソフト遮断できるように、フォルト期間は、すべての入力 LED 信号が無視されます。ドライバは、32 μs (標準) の固定ミュート時間の後、FAULT ピンを自動的にリセットします。図 21 を参照してください。

図 21 : ACPL-338J FAULT Timing Diagram



出力制御

ACPL-334J/338J の出力 (V_{OUT} と FAULT) は、 I_F 、UVLO、および検出された IGBT DESAT 状態の組合せによって制御されます。UVLO が非アクティブになると ($V_{CC2} - V_E > V_{UVLO}$)、 V_{OUT} は上昇することが可能となり、ACPL-334J/338J の DESAT (ピン 14) 検出機能が IGBT 保護の一次ソースになります。 V_{CC2} が 0V から V_{UVLO+} を超えて増加すると、DESAT は、 V_{CC2} が V_{UVLO-} を下回って減少するまで、機能したままになります。そのため、ACPL-334J/338J の DESAT 検出と UVLO 機能は連携して動作し、定常的な IGBT 保護を確保します。

非飽和検出および高電流保護

ACPL-334J/338J は、高速高出力電流ドライバ、入力と出力間の高電圧光絶縁、局所的 IGBT 非飽和検出と遮断、およびシングル 16 ピン表面実装パッケージへの光絶縁型フォルト・ステータス・フィードバック信号を組み合わせ、非飽和検出と高電流保護の基準を満たしています。

ACPL-334J/338J で採用されているフォルト検出方法では、IGBT の飽和 (コレクタ) 電圧を監視し、コレクタの電圧が所定のしきい値を超えた場合に局所的なフォルト遮断シーケンスをトリガします。小型のゲート放電デバイスが、損害をもたらす電圧スパイクを防ぐために、IGBT の高い短絡電流を徐々に低減します。消散されたエネルギーが破壊レベルに達する前に、IGBT が遮断されます。IGBT がオフ状態の間は、誤「フォルト」信号を防ぐために、フォルト検出回路は単に無効になります。

非飽和を防ぐために IGBT 電流を測定する代替の保護スキームは、電力デバイスの短絡機能がわかっている場合は効果的ですが、ゲート駆動電圧の減少が IGBT を部分的にターンオンするレベルに留まっている場合は失敗します。ACPL-334J/338J では、コレクタ電圧を直接測定することで、不十分なゲート駆動電圧の場合でも、IGBT の消費電力を制限しています。非飽和検出方法の目立たない別の利点は、IGBT の消費電力が監視されていることです。一方、電流検出方法は、動作の安全限界を予測するために事前設定された電流しきい値に依存しています。そのため、IGBT を保護するために、電流しきい値について過度な設定をする必要はありません。

フォルト状態での低速な IGBT ゲートの放電

非飽和フォルトが検出されると、ACPL-334J/338J 出力駆動段のウィーク・プルダウン・デバイスがターンオンし、IGBT をソフトにターンオフします。このデバイスは、リードやワイヤのインダクタンスに起因し、損害をもたらす電圧スパイクを引き起こす可能性があるドレイン電流の高速な変化を防ぐために、IGBT ゲートを徐々に放電します。時間をかけてターンオフする間、大きな出力プルダウン・デバイスは、出力電圧が $V_{EE} + 2V$ を下回るまでオフのままです。この時、大きなプルダウン・デバイスは IGBT のゲートを V_{EE} へクランプしません。

DESAT フォルト検出ブランキング時間

DESAT フォルト検出回路は、IGBT のターンオン後、コレクタ電圧が DESAT しきい値を下回るまでの短時間の間、無効のままにする必要があります。DESAT ブランキング時間と呼ばれるこの期間は、内部 DESAT 充電電流、DESAT 電圧しきい値、および外部 DESAT コンデンサによって制御されます。

公称ブランキング時間は、外部容量 (C_{BLANK})、FAULT しきい値電圧 (V_{DESAT})、DESAT 充電電流 (I_{CHG}) に関して、 $t_{BLANK} = C_{BLANK} \times V_{DESAT} / I_{CHG}$ として計算されます。推奨される 330 pF コンデンサの公称ブランキング時間は、 $330 \text{ pF} \times 6.5V / 1000 \mu A = 2.145 \mu s$ です。

容量値はブランキング時間を調整するために多少増減できますが、330 pF を下回る値は推奨されません。公称ブランキング時間は、ACPL-334J/338J が DESAT フォルト状態に応答するまでに要する最長時間を表しています。コレクタとエミッタが電源レールに短絡されている間に（短絡にスイッチング）IGBT がターンオンすると、約 2 μs 後にソフト遮断シーケンスが開始します。IGBT がすでにオンになった後に、IGBT コレクタとエミッタが電源レールに短絡されると、DESAT ダイオードの並列の寄生容量によって、応答時間が大幅に短縮されます。推奨される 330 pF コンデンサは、大半の用途で適切なブランキングとフォルト応答時間を提供します。

I_F	UVLO ($V_{CC2} - V_E$)	DESAT Function	Pin 3 (FAULT) Output	V_{OUT}
ON	Active	Not Active	High	Low
ON	Not Active	Active (with DESAT fault)	Low (FAULT)	Low
ON	Not Active	Active (no DESAT fault)	High (or no fault)	High
OFF	Active	Not Active	High	Low
OFF	Not Active	Not Active	High	Low

低電圧ロックアウト

低電圧ロックアウト (UVLO) 機能は、ACPL-334J/338J の起動時に強制的に出力を低くすることで、IGBT へのゲート電圧が不十分にならないように設計されています。通常、定格の $V_{CE(ON)}$ 電圧を達成するには、IGBT に 15V のゲート電圧が必要です。13V を下回るゲート電圧では、特により高電流で、 $V_{CE(ON)}$ 電圧が劇的に増加します。10V を下回る超低ゲート電圧では、IGBT は線形領域で動作し、すぐに過熱状態になる場合があります。UVLO 機能は、適用される動作電源 (V_{CC2}) が不十分な場合は常に、出力をクランプします。 V_{CC2} が V_{UVLO+} (上昇時 UVLO しきい値) を超えると、入力信号にตอบสนองしてデバイス出力がターンオンできるように、UVLO クランプが開放されます。 V_{CC2} が 0V から増加すると (V_{UVLO+} を下回るあるレベル)、最初に DESAT 保護回路がアクティブになります。 V_{CC2} がさらに増加すると (V_{UVLO+} を超える)、UVLO クランプが開放されます。UVLO クランプが開放されるより前の時点で、DESAT 保護はすでにアクティブです。そのため、UVLO および DESAT フォルト検出機能は連携して動作し、電源電圧 (V_{CC2}) に関係なく、シームレスな保護を提供します。

アクティブ・ミラー・クランプ

アクティブ・ミラー・クランプを使用すると、高 dv/dt 状態でミラー電流を制御でき、大半の用途で負電源電圧の使用をなくすることができます。ターンオフの間、ゲート電圧は監視され、ゲート電圧が 2V (V_{E} 基準) を下回るとクランプ出力がアクティブ化されます。クランプ電圧は、ミラー電流が最大 1A の場合 $V_{OL} + 2.5V$ (標準) です。LED 入力再びトリガされると、クランプは無効になります。

DESAT ピン保護抵抗

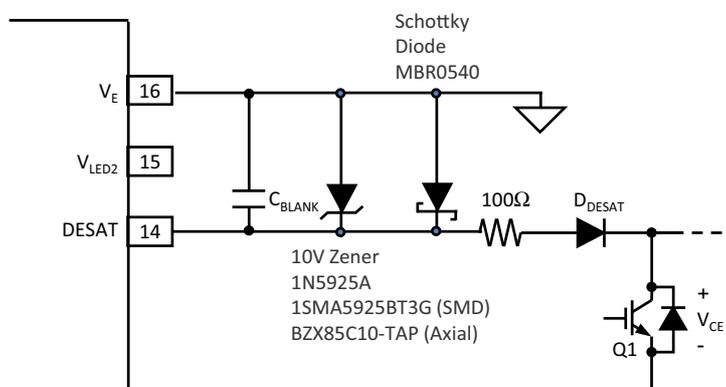
IGBT に接続されたフライバック・ダイオードの還流 (フリーホイール) は、ダイオードの公称順電圧を大きく超えた過渡順電圧を瞬間的に発生させることがあります。これが DESAT ピンで大きな負電圧スパイクを引き起こし、保護機能が使用されていない場合は、ドライバからかなりの量の電流が引き出されることがあります。この電流をドライバ IC が損傷しないレベルに制限するために、DESAT ダイオードと直列に 100Ω の抵抗を挿入します。追加された抵抗によって、DESAT しきい値または DESAT ブランキング時間が変わることはありません。しかし、 I_{CHG} が 1 mA であるとして、 D_{DESAT} および V_{CE} (IGBT) と一緒に DESAT 検出パスへの 0.1V 寄与分が生じる点にも注意する必要があります。

誤フォルト防止ダイオード

ドライバに誤フォルト信号を生成させることのある状況の 1 つが、ドライバ IC に構造上形成されるサブストレート・ダイオードが順方向にバイアスされている場合です。これは、IGBT/MOSFET 還流ダイオードからの逆回復スパイクによって、DESAT ピンがグランド電圧を下回った場合に起こることがあります。これにより、DESAT ピン電圧はしきい値電圧より上に「持ち上げられます」。これらの負方向の電圧スパイクは、一般に、IGBT/MOSFET 還流ダイオードの誘導負荷または逆回復スパイクによって生成されます。誤フォルト信号を防ぐために、ツェナー・ダイオードとショットキー・ダイオードを DESAT ピンと V_E ピンの間に接続することを強くお勧めします。

この回路構成例を図 22 に示します。ショットキー・ダイオードは、ゲート駆動フォトカプラのサブストレート・ダイオードが順方向にバイアスされるのを防ぎ、ツェナー・ダイオード (値は約 10V) は DESAT ピンに影響する正の高過渡電圧を防ぐために使用されます。

図 22 : False Fault Prevention Diodes



熱計算

フォトカプラの LED と IC の接合部温度は、以下の式を使用して計算できます。ACPL-334J/338J のアプリケーションと環境の設計では、内部 IC と LED の接合部温度が 150°C を超えないように確保する必要があります。

$$T_{E1} = R_{21} \times P_{E1} + R_{22} \times P_I + R_{23} \times P_O + R_{24} \times P_{E2} + T_A$$

$$T_I = R_{11} \times P_{E1} + R_{12} \times P_I + R_{13} \times P_O + R_{14} \times P_{E2} + T_A$$

$$T_O = R_{31} \times P_{E1} + R_{32} \times P_I + R_{33} \times P_O + R_{34} \times P_{E2} + T_A$$

$$T_{E2} = R_{41} \times P_{E1} + R_{42} \times P_I + R_{43} \times P_O + R_{44} \times P_{E2} + T_A$$

- T_{E1} : LED1 接合部温度
- T_I : 入力 IC 接合部温度
- T_O : 出力 IC 接合部温度
- T_{E2} : LED2 接合部温度
- P_{E1} : LED1 消費電力
- P_I : 入力 IC 消費電力
- P_O : 出力 IC 消費電力
- P_{E2} : LED2 消費電力
- T_A : 周囲温度

表 1: Thermal Resistance

Thermal Resistance	Symbol	Typ. °C/W
High Conductivity Board		
Junction to Ambient Thermal Resistance of:		
Input IC Due to Heating of Input IC	R_{11}	79.15
Input IC Due to Heating of LED1	R_{12}	24.11
Input IC Due to Heating of Output IC	R_{13}	18.83
Input IC Due to Heating of LED2	R_{14}	28.77
Input LED1 Due to Heating of Input IC	R_{21}	21.71
Input LED1 Due to Heating of LED1	R_{22}	121.2
Input LED1 Due to Heating of Output IC	R_{23}	25.96
Input LED1 Due to Heating of LED2	R_{24}	19.62
Output IC Due to Heating of Input IC	R_{31}	13.21
Output IC Due to Heating of LED1	R_{32}	19.22
Output IC Due to Heating of Output IC	R_{33}	43.42
Output IC Due to Heating of LED2	R_{34}	16.94
Input LED2 Due to Heating of Input IC	R_{41}	30.78
Input LED2 Due to Heating of LED1	R_{42}	21.44
Input LED2 Due to Heating of Output IC	R_{43}	23.35
Input LED2 Due to Heating of LED2	R_{44}	120.7

表 1 : Thermal Resistance (続き)

Thermal Resistance	Symbol	Typ. °C/W
Low Conductivity Board		
Junction to Ambient Thermal Resistance of:		
Input IC Due to Heating of Input IC	R ₁₁	130.3
Input IC Due to Heating of LED1	R ₁₂	56.07
Input IC Due to Heating of Output IC	R ₁₃	50.85
Input IC Due to Heating of LED2	R ₁₄	67.37
Input LED1 Due to Heating of Input IC	R ₂₁	54.84
Input LED1 Due to Heating of LED1	R ₂₂	156.5
Input LED1 Due to Heating of Output IC	R ₂₃	60.81
Input LED1 Due to Heating of LED2	R ₂₄	51.46
Output IC Due to Heating of Input IC	R ₃₁	35.54
Output IC Due to Heating of LED1	R ₃₂	42.64
Output IC Due to Heating of Output IC	R ₃₃	71.91
Output IC Due to Heating of LED2	R ₃₄	40.73
Input LED2 Due to Heating of Input IC	R ₄₁	68.48
Input LED2 Due to Heating of LED1	R ₄₂	50.75
Input LED2 Due to Heating of Output IC	R ₄₃	56.86
Input LED2 Due to Heating of LED2	R ₄₄	163.9

Copyright © 2023-2024 Broadcom. All Rights Reserved. 用語「Broadcom」は、Broadcom Inc. および/またはその子会社を指します。詳細については、jp.broadcom.com をご覧ください。本書に記載された商標、商標名、サービス・マーク、ロゴはすべて、各社が所有権を有しています。

Broadcom は、信頼性、機能または設計を改善するために、本書の製品またはデータを通知なしに変更する権利を留保します。Broadcom によって提供される情報の正確さと信頼性には細心の注意を払っています。しかしながら、Broadcom は、この情報の適用または使用、あるいは本書に記載された製品または回路の適用または使用から生じるいかなる責任も負わず、特許権や他の権利によるいかなるライセンスも譲渡しません。

