

ACFJ-3262T

レール・ツー・レール出力電圧、MOSFET/IGBT 対応車載用デュアルチャンネル 10A ピークゲート 駆動フォトカプラ (SO-24 パッケージ)

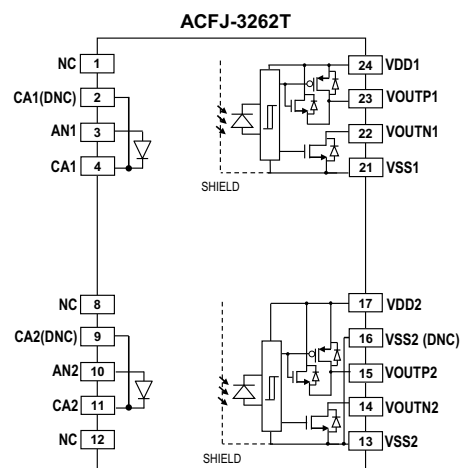
概要

Broadcom® ACFJ-3262T は、10A ピーク電流でかつレール・ツー・レール電圧出力の車載用 R²Coupler™ ゲート駆動フォトカプラです。ACFJ-3262T は、2 つの独立した絶縁されたチャンネルとともに、省スペースを実現するコンパクトで表面実装可能な SO-24 パッケージに収められています。入力チャンネルと出力チャンネル間で 5k V_{rms} の絶縁耐圧、2 つの出力チャンネル間で 900V_{DC} の差動電圧を提供します。

ACFJ-3262T は、基本的に、さまざまな用途で MOSFET または IGBT を直接駆動するために最適な性能を保証する、高いピーク駆動電流を提供するように設計されています。ACFJ-3262T は高速な伝達遅延と極めて少ないチャンネル間スキューを特長としており、SiC MOSFET および IGBT の高周波数の DC-DC および AC-DC コンバータでの駆動に理想的です。

Broadcom の R²Coupler™ 絶縁製品は、高温対応が求められる産業用途において重要な、安全な信号分離を実現する強化絶縁と信頼性を提供します。

図 1：内部ブロック図



特長

- AEC-Q100 グレード 1 試験ガイドライン準拠
- 車載温度範囲：-40°C ~ +125°C
- 高出力駆動電流：10A (標準)
- レール・ツー・レール出力電圧
- 伝達遅延：95 ns (最大)
- チャンネル間スキュー：9 ns (最大)
- 広い V_{DD} 供給動作範囲：10V ~ 25V
- ヒステリシス付き低電圧ロックアウト保護機能 (UVLO)
- 低い供給電流によりブートストラップ・ハーフブリッジ・トポロジが実現可能：I_{DD} = 4 mA (最大)
- 同相過渡耐性 (CMTI) > 100 kV/μs@V_{CM} = 1000V
- 高いノイズ耐性
 - 低入力インピーダンスと低ノイズ感度の LED 入力
- 沿面距離と空間距離が 8.3 mm の SO-24 パッケージでデュアルチャンネル品
- 2 つの出力チャンネル間距離が 2.8 mm
- 安全規格認証：
 - UL1577 5k V_{rms}/1 分
 - CAN/CSA-C22.2 No. 62368-1
 - DIN/EN 607474-5-5 V_{IORM} = 1230 V_{PEAK}

応用例

- パワートレイン DC-DC コンバータ
- EV/PHEV オンボード充電器
- インバータおよび HVAC 向け車載用絶縁型 MOSFET/IGBT ゲート駆動

注意! この製品を取り扱う際は、静電気放電による損傷や劣化を防ぐため、一般的な静電気対策を講じてください。このデータ・シートに記載された製品は、軍事または航空宇宙用途および環境で使用しないでください。

オーダ情報

型名	オプション (RoHS 指令準拠)	パッケージ	表面実装	テープ & リール	IEC/EN/DIN EN 60747-5-5	梱包単位
ACFJ-3262T	-000E	SO-24	X		X	45 個/チューブ
	-500E		X	X	X	850 個/リール

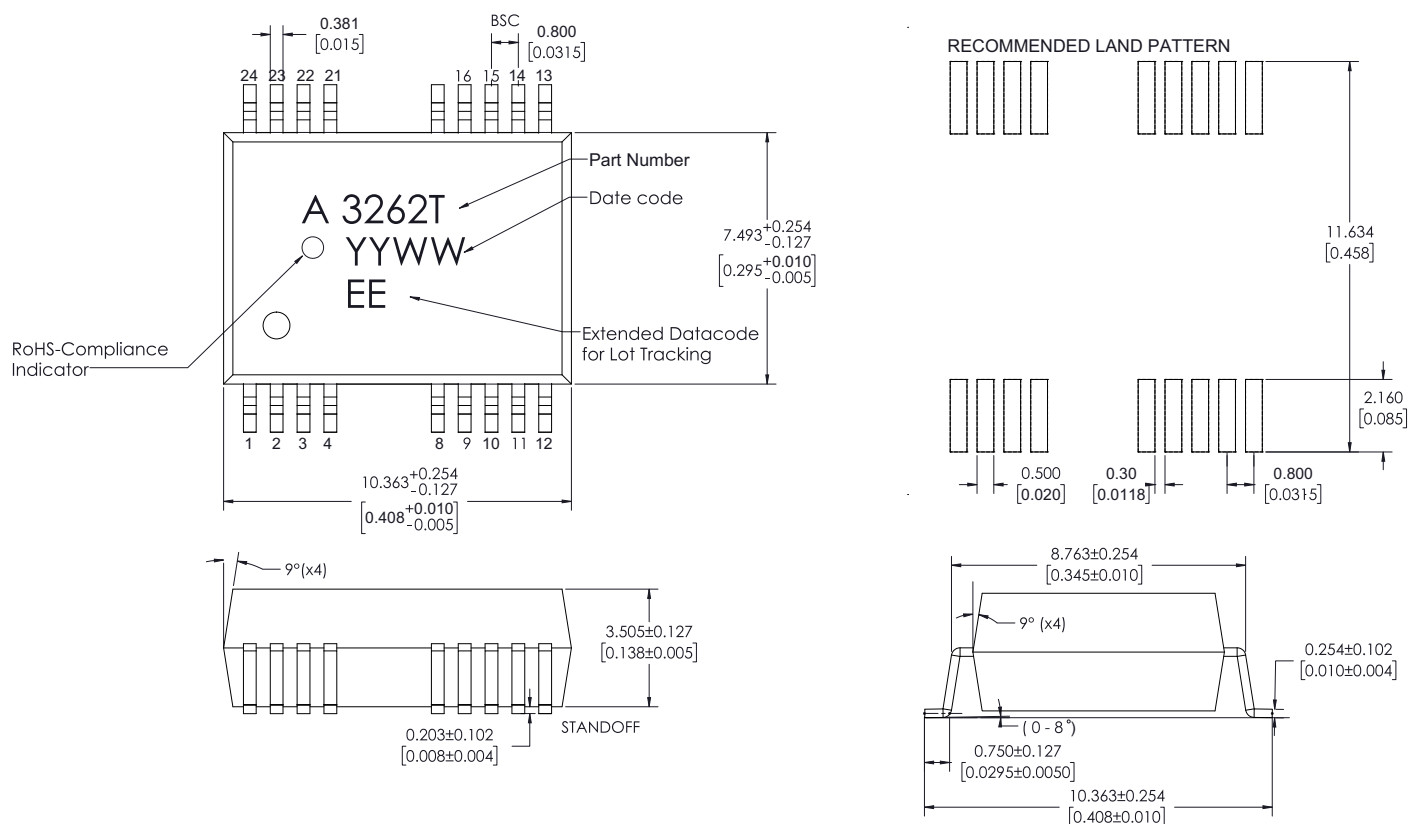
オーダするには、型名列から型名を選択し、それをオプション列からの必要なオプションと組み合わせて、オーダ・エントリを入力してください。

例：ACFJ-3262T-500E は、RoHS 指令準拠、IEC/EN/DIN EN 60747-5-5 安全規格認証、テープ & リール梱包、SO-24 表面実装パッケージの製品です。

オプションのデータ・シートもご用意しています。詳細については、Broadcom 販売担当者または正規販売代理店にお問い合わせください。

パッケージ寸法図

図 2：ACFJ-3262T



注：

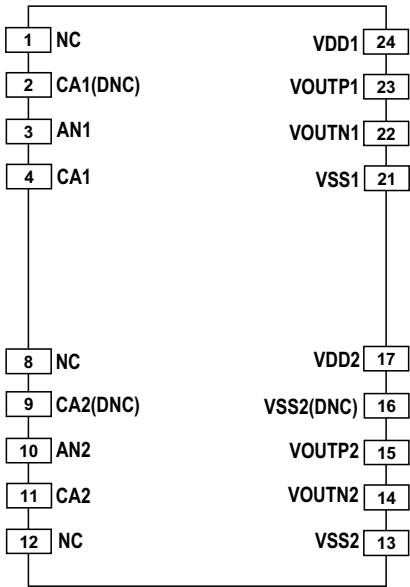
- Dimensions are in millimeters (inches).
- Lead coplanarity = 0.10 mm (0.004 inches), Mold Flash on each side = 0.203 mm (0.008 inches) max. Customers should contact their PCB manufacturers for solder-mask tolerance between and around signal pads.

製品概要

ACFJ-3262T（図 1 に示す）は、コンパクトな SO-24 パッケージに収められた、デュアルチャネル、高ピーク駆動電流、レール・ツー・レール出力絶縁型 MOSFET/IGBT ゲート駆動フォトカプラです。低電圧ロックアウト機能で保護され、10V ～ 25V の広い VDD 範囲で動作できます。ACFJ-3262T には 2 つの個別のソース出力およびシンク出力があり、ゲート抵抗のオン/オフを容易に制御できます。低入力インピーダンスの LED 入力によりフレキシブルな論理構成と差動電流モード駆動を可能にし、ノイズ耐性を大幅に高めています。

パッケージのピン配列

図 3：ACFJ-3262T のピン配列



ピンの説明

ピン	名前	機能	ピン	名前	機能
1	NC	未接続	24	VDD1	チャネル 1 電源電圧
2	CA1 (DNC)	カソード 1 (外部で接続しないでください)	23	VOUTP1	MOSFET/IGBT のゲートをターンオンするチャネル 1 出力
3	AN1	アノード 1	22	VOUTN1	MOSFET/IGBT のゲートをターンオフするチャネル 1 出力
4	CA1	カソード 1	21	VSS1	チャネル 1 グランド (デバイスに対して局所的に近接してデカップリング・コンデンサを VSS1 および VDD1 に接続します)
8	NC	未接続	17	VDD2	チャネル 2 電源電圧
9	CA2 (DNC)	カソード 2 (外部で接続しないでください)	16	VSS2 (DNC)	チャネル 2 グランド (VSS2 リード・フレームのサポート用の追加のピン。内部でピン 13 に接続されます。グランド・ループを避けるため外部で接続しないでください)
10	AN2	アノード 2	15	VOUTP2	MOSFET/IGBT のゲートをターンオンするチャネル 2 出力
11	CA2	カソード 2	14	VOUTN2	MOSFET/IGBT のゲートをターンオフするチャネル 2 出力
12	NC	未接続	13	VSS2	チャネル 2 グランド (デバイスに対して局所的に近接してデカップリング・コンデンサを VSS2 および VDD2 に接続します)

推奨鉛フリー IR プロファイル

JEDEC 規格 J-STD-020 (最新版) に準拠したリフロー条件を推奨。

注： 非ハロゲン化物系フラックスを使用してください。

安全規格

The ACFJ-3262T is approved by the following organizations:

- **UL** – Recognized under UL 1577, component recognition program up to $V_{ISO} = 5000 V_{rms}$
- **CAN/CSA** – CAN/CSA-C22.2 No. 62368-1
- **IEC/DIN/EN** – IEC 60747-5-5, DIN/EN 60747-5-5

IEC/EN/DIN EN 60747-5-5 絶縁特性

Description	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110/1.89, Table 1 For Rated Mains Voltage $\leq 150 V_{rms}$ For Rated Mains Voltage $\leq 300 V_{rms}$ For Rated Mains Voltage $\leq 600 V_{rms}$ For Rated Mains Voltage $\leq 1000 V_{rms}$		I – IV I – IV I – IV I – III	
Climatic Classification		40/125/21	
Pollution Degree (DIN VDE 0110/1.89)		2	
Maximum Working Insulation Voltage	V_{IORM}	1230	V_{PEAK}
Input to Output Test Voltage, Method b ^a $V_{IORM} \times 1.875 = V_{PR}$, 100% Production Test with $t_m = 1$ second, Partial discharge < 5 pC	V_{PR}	2306	V_{PEAK}
Input to Output Test Voltage, Method a ^a $V_{IORM} \times 1.6 = V_{PR}$, Type and Sample Test, $t_m = 10$ seconds, Partial discharge < 5 pC	V_{PR}	1968	V_{PEAK}
Highest Allowable Overvoltage ^a (Transient Overvoltage $t_{ini} = 60$ seconds)	V_{IOTM}	8000	V_{PEAK}
Safety-Limiting Values – maximum values allowed in the event of a failure ^b Case Temperature Input Current Output Power	T_S $I_{S, INPUT}$ $P_{S, OUTPUT}$	175 400 1200	°C mA mW
Insulation Resistance at T_S , $V_{IO} = 500V$	R_S	$>10^9$	Ω

a. Refer to the optocoupler section of the Isolation and Control Components Designer's Catalog, under Product Safety Regulation section IEC/EN/DIN EN 60747-5-5, for a detailed description of Method a and Method b partial discharge test profiles.

b. Isolation characteristics are guaranteed only within the safety maximum ratings, which must be ensured by protective circuits in application. Surface mount classification is Class A in accordance with CECC00802.

絶縁と安全に関連する仕様

Parameter	Symbol	Value	Unit	Conditions
Minimum External Air Gap (Clearance)	L(101)	8.3	mm	Measured from input terminals to output terminals, shortest distance through air.
Minimum External Tracking (Creepage)	L(102)	8.3	mm	Measured from input terminals to output terminals, shortest distance path along body.
Minimum Internal Plastic Gap (Internal Clearance)		0.3	mm	Through insulation, distance conductor to conductor, usually the straight-line distance thickness between the emitter and detector.
Tracking Resistance (Comparative Tracking Index)	CTI	> 600	V	DIN IEC 112/VDE 0303 Part 1.
Isolation Group		I	—	Material Group (DIN VDE 0110).

絶対最大定格

Unless otherwise specifies, all voltages at output IC reference to V_{SS} .

Parameter	Symbol	Min.	Max.	Unit	Note
Storage Temperature	T_S	-55	150	°C	
Operating Temperature	T_A	-40	125	°C	
IC Junction Temperature	T_J	—	150	°C	
Average LED Input Current	$I_{F(AVG1)}, I_{F(AVG2)}$	—	20	mA	
Peak Transient LED Input Current (<1 μ s pulse width, 300 pps)	$I_{F(TRAN1)}, I_{F(TRAN2)}$	—	1	A	
Reverse Input Voltage ($V_{CA} - V_{AN}$)	V_{R1}, V_{R2}	—	6	V	
Total Output Supply Voltage	$(V_{DD1} - V_{SS1}), (V_{DD2} - V_{SS2})$	-0.5	35	V	
High Side Output Voltage	V_{OH1}, V_{OH2}	-0.5	V_{DD}	V	
Low Side Output Voltage	V_{OL1}, V_{OL2}	-0.5	V_{DD}	V	
Output Sourcing Current	I_{OH1}, I_{OH2}	-7	—	A	a
Output Sinking Current	I_{OL1}, I_{OL2}	—	7	A	a
Output IC Power Dissipation	P_O	—	1000	mW	b
LED Power Dissipation	P_{LED}	—	100	mW	c
ESD Immunity	V_{ESD}	—	2.5	kV	d
		—	750	V	e
		—	500	V	f

- Maximum pulse width = 100 ns and duty cycle at 0.4%.
- Output IC power dissipation is derated linearly above 105°C from 1000 mW to 600 mW at 125°C.
- Input LED power dissipation is derated linearly above 105°C from 100 mW to 80 mW at 125°C.
- Human body model (HBM) per AEC Q100-002, all pins.
- Charge device model (CDM) per AEC Q100-011, all corner pins.
- Charge device model (CDM) per AEC Q100-011, all pins.

推奨動作条件

Parameter	Symbol	Min.	Max.	Unit	Note
Operating Temperature	T_A	-40	125	°C	
Total Output IC Supply Voltage	$(V_{DD} - V_{SS})$	10	25	V	
Input LED Turn On Current (ON)	$I_{F(ON)}$	10	16	mA	
Input LED Turn Off Voltage ($V_{AN} - V_{CA}$)	$V_{F(OFF)}$	-5.5	0.8	V	
Output IC Supply Decoupling Capacitor ($V_{DD} - V_{SS}$)	C_{VDD}	10	—	μF	a
Minimum Input Pulse Width	$t_{ON(LED)}$	100	—	ns	b

a. It is recommended to check external decoupling capacitor derating guidelines.

b. Minimum input pulse width for a guarantee output pulse under no load condition.

電気特性仕様 (DC)

Unless otherwise specified, all minimum/maximum specifications are at recommended operating conditions. All typical values are at $T_A = 25^\circ\text{C}$, $V_{DD} - V_{SS} = 15\text{V}$, $V_{SS} = \text{Ground}$.

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Fig.	Notes
$I_{OH1(PEAK)}, I_{OH2(PEAK)}$ Peak Sourcing Current	$I_{OH(PEAK)}$	—	-10	-6	A	$V_{DD} - V_{OUTP} = 15\text{V}$	15	a
$I_{OL1(PEAK)}, I_{OL2(PEAK)}$ Peak Sinking Current	$I_{OL(PEAK)}$	6	9	—	A	$V_{OUTN} - V_{SS} = 15\text{V}$	14	a
$R_{DS1,OH}, R_{DS2,OH}$ Output Resistance at High State	$R_{DS,OH}$	0.4	0.8	1.3	Ω	$I_{OH} = -3\text{A}$		b
$R_{DS1,OL}, R_{DS2,OL}$ Output Resistance at Low State	$R_{DS,OL}$	0.2	0.6	1.2	Ω	$I_{OL} = 3\text{A}$		b
V_{OH1}, V_{OH2} Output Voltage at High State	V_{OH}	$V_{DD} - 0.3$	$V_{DD} - 0.06$	—	V	$I_F = 10\text{ mA}$, $I_{OH} = -10\text{ mA}$		c
V_{OL1}, V_{OL2} Output Voltage at Low State	V_{OL}	—	0.06	0.3	V	$V_F = 0\text{V}$, $I_{OL} = 100\text{ mA}$		
V_{UVLO1+}, V_{UVLO2+} UVLO Low to High Threshold	V_{UVLO+}	8.2	8.6	9.1	V	$I_F = 10\text{ mA}$, $V_{OH} > 5\text{V}$		
V_{UVLO1-}, V_{UVLO2-} UVLO High to Low Threshold	V_{UVLO-}	7.2	7.6	8.0	V	$I_F = 10\text{ mA}$, $V_{OL} < 5\text{V}$		
$V_{UVLO1_HYS}, V_{UVLO2_HYS}$ UVLO Hysteresis	V_{UVLO_HYS}	0.8	1	1.3	V			
I_{DDH1}, I_{DDH2} High Level Supply Current	I_{DDH}	—	2.8	4	mA	$I_F = 10\text{ mA}$, No Load	13,17	
I_{DDL1}, I_{DDL2} Low Level Supply Current	I_{DDL}	—	2.7	4	mA	$V_F = 0\text{V}$, No Load	12,17	
I_{TH1+}, I_{TH2+} LED Current Low to High Threshold	I_{TH+}	0.5	2.6	7	mA			
I_{TH1-}, I_{TH2-} LED Current High to Low Threshold	I_{TH-}	—	2.1	6	mA			
I_{TH1_HYS}, I_{TH2_HYS} LED Turn on Current Hysteresis	I_{TH_HYS}	—	0.5	—	mA			
V_{F1}, V_{F2} LED Forward Voltage Drop	V_F	1.25	1.55	1.85	V	$I_F = 10\text{ mA}$	18,16	
$\Delta V_{F1}/\Delta T_{A1}, \Delta V_{F2}/\Delta T_{A2}$ Temperature Coefficient of V_{F1}, V_{F2}	$\Delta V_F/\Delta T_A$	—	-1.7	—	mV/°C	$I_F = 10\text{ mA}$		
V_{FHL1}, V_{FHL2} LED High to Low Threshold Voltage	V_{FHL}	0.8	—	—	V			

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Fig.	Notes
V_{BR1}, V_{BR2} LED Reverse Breakdown Voltage ($V_{CA} - V_{AN}$)	V_{BR}	6	—	—	V	$I_F = -100 \mu A$		
C_{IN1}, C_{IN2} LED Input Capacitance	C_{IN}	—	30	—	pF			

- Short circuit pulsed current at $V_{DD} - V_{SS} = 30V$ and pulse duration less than 1 s.
- Output is sourced at 3A or 3A with maximum pulse width of 10 s.
- V_{OH} is measured with a DC load current. When driving capacitive loads, V_{OH} will approach V_{DD} as I_{OH} approaches zero amps.

スイッチング特性仕様 (AC)

Unless otherwise specified, all minimum/maximum specifications are at recommended operating conditions. All typical values at $T_A = 25^\circ C$, $V_{DD} - V_{SS} = 15V$, $V_{SS} = \text{Ground}$.

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Fig.	Notes
t_{PLH1}, t_{PLH2} Input Pulse to High Level Output Propagation Delay Time	t_{PLH}	45	68	95	ns	$C_L = 2.2 \text{ nF}$, $f = 20 \text{ kHz}$, Duty cycle = 50% $R_G = 2 \Omega$ $R_{IN} = 240 \Omega$ $V_{IN} = 5V$ $V_{DD} - V_{SS} = 15V$	4, 5, 8	
t_{PHL1}, t_{PHL2} Input Pulse to Low Level Output Propagation Delay Time	t_{PHL}	45	67	95	ns		4, 5, 9	
PWD_1, PWD_2 Pulse Width Distortion	PWD	-20	1	20	ns		10	a
DTD_1, DTD_2 Dead Time Distortion Caused by Any Two Parts	DTD	-30	1	30	ns			b
T_{CSK1}, T_{CSK2} Channel-to-Channel Skew	T_{CSK}	-9	1	9	ns			c
t_{R1}, t_{R2} Output Rise Time (20% to 80%)	t_R	—	7	15	ns		5	
t_{F1}, t_{F2} Output Fall Time (80% to 20%)	t_F	—	7	15	ns		5	
ICM_{H1}, ICM_{H2} Output High Level Common Mode Transient Immunity	ICM_H	100	—	—	kV/ μs	$T_A = 25^\circ C$, $V_{DD} = 15V$, $V_{CM} = 1 \text{ kV}$, with current limiting resistors at both AN and CA nodes	6	d
ICM_{L1}, ICM_{L2} Output Low Level Common Mode Transient Immunity	ICM_L	100	—	—	kV/ μs		7	e

- Pulse width distortion (PWD) is defined as $t_{PHL} - t_{PLH}$ for the same part and channel.
- Dead time distortion (DTD) is defined as $t_{PLH} - t_{PHL}$ between any two parts and channels under the same test condition. A negative DTD reduces original system dead time, while a positive DTD increases original system dead time.
- Channel-to-channel skew (T_{CSK}) is defined as propagation delay difference for the same part between Channel 1 and Channel 2, on the same rising or falling edge (t_{PLH}/t_{PHL}) under the same test condition.
- Common mode transient immunity in the high state is the maximum tolerable dV_{CM}/dt of the common mode pulse, V_{CM} , to ensure that the output will remain in the high state (that is, $V_O > 10V$).
- Common mode transient immunity in a low state is the maximum tolerable dV_{CM}/dt of the common mode pulse, V_{CM} , to ensure that the output will remain in a low state (that is, $V_O < 1.0V$).

パッケージ特性

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Note
Input-Output Momentary Withstand Voltage	V_{ISO}	5000	—	—	V_{rms}	$RH < 50\%$, $t = 1 \text{ min.}$ $T_A = 25^\circ\text{C}$	a, b
Resistance (Input-Output)	R_{I-O}	—	10^{14}	—	Ω	$V_{I-O} = 500 V_{DC}$	c
Capacitance (Input-Output)	C_{I-O}	—	0.8	—	pF	$f = 1 \text{ MHz}$	c

- a. The Input-Output Momentary Withstand Voltage is a dielectric voltage rating that should not be interpreted as an input-output continuous voltage rating. For the continuous voltage rating, refer to your equipment level safety specification or IEC/EN/DIN EN 60747-5-5 Insulation Characteristics Table.
- b. In accordance with UL1577, each optocoupler is proof tested by applying an insulation test voltage $6000 V_{rms}$ for 1 second.
- c. The device is considered a two-terminal device: pins 1 to 12 are shorted together, and pins 13 to 24 are shorted together.

パラメータの測定

図 4 は、ゲート駆動の伝達遅延を測定するためのテスト設定を示しています。これらの設定は、大半の車載用途で見られる負荷効果に関連付けられます。

図 4 : Propagation Delay Measurement Test Setup

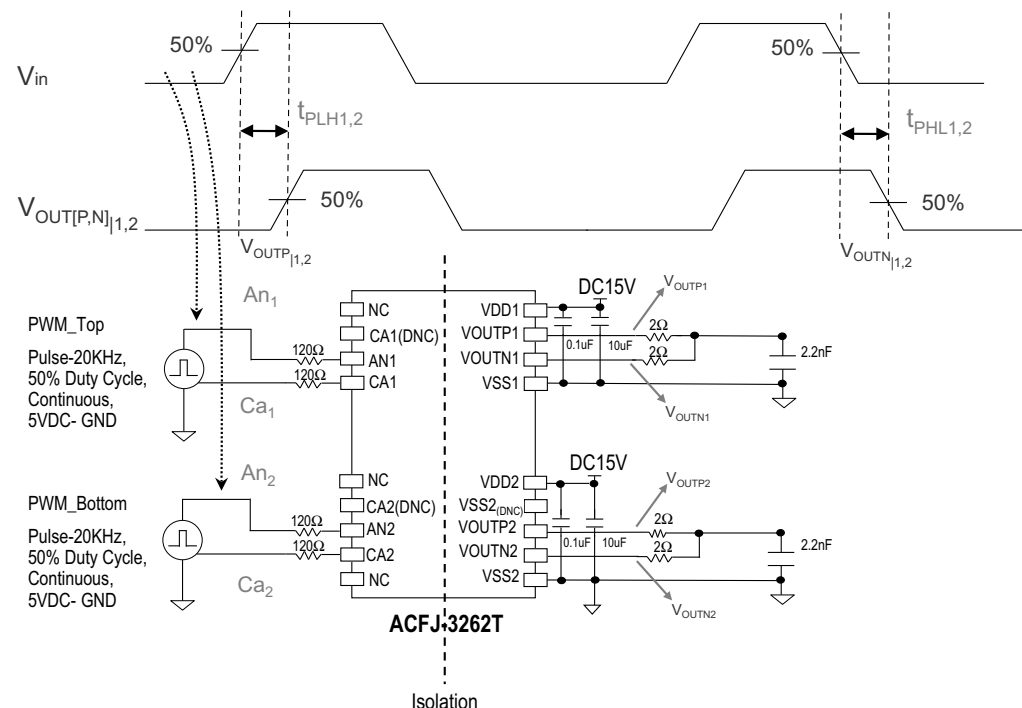
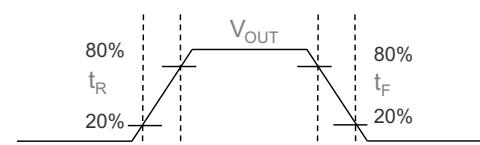


図 5 は、20% ~ 80% の立ち上がり時間と立下り時間の測定を示しています。

図 5 : Rise and Fall Time Measurement



以下の図は、同相ノイズ除去試験回路を示しています。CMR Vo High Test (図 6) と CMR Vo Low Test (図 7) の両方は、 $V_{CM} = 1000V$ でテストされます。

図 6 : CMR V_O High Test Circuit

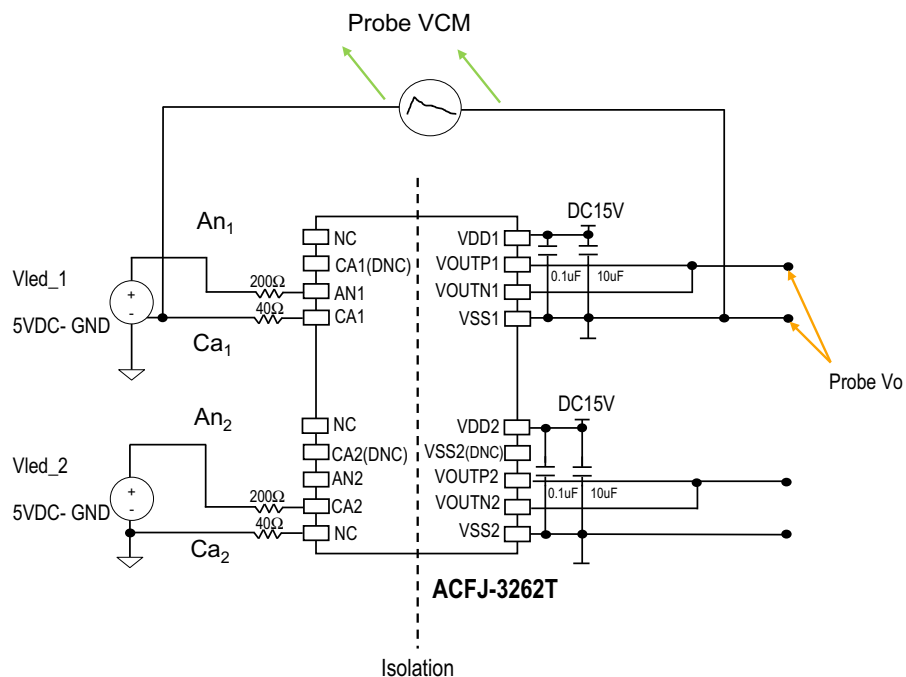
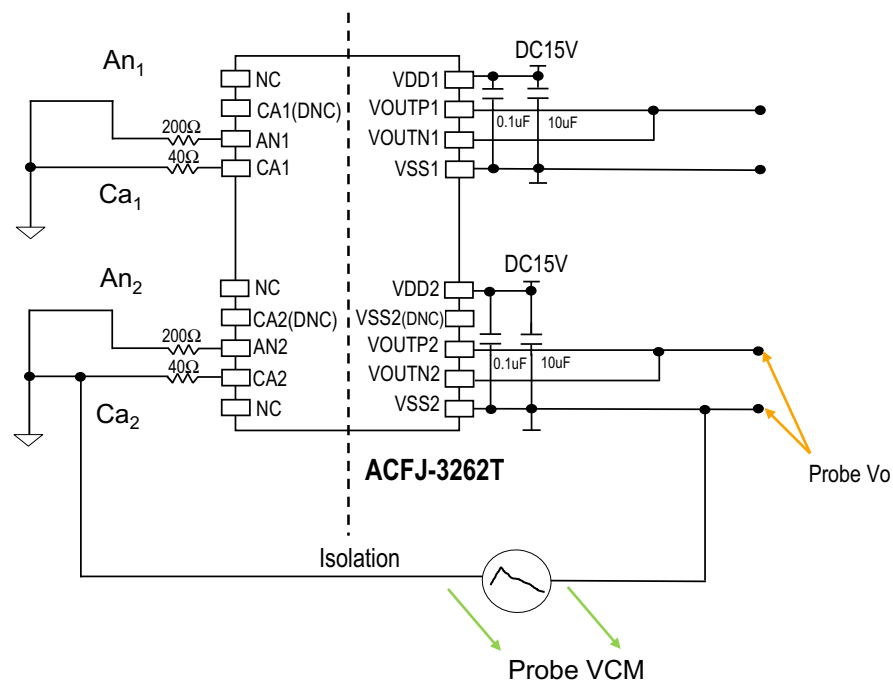


図 7 : CMR V_O Low Test Circuit



標準特性

$T_A = 25^\circ\text{C}$, $V_{DD} - V_{SS} = 15\text{V}$, $V_S = V_{SS} = 0\text{V}$. With capacitance load of 2.2 nF, unless otherwise noted.

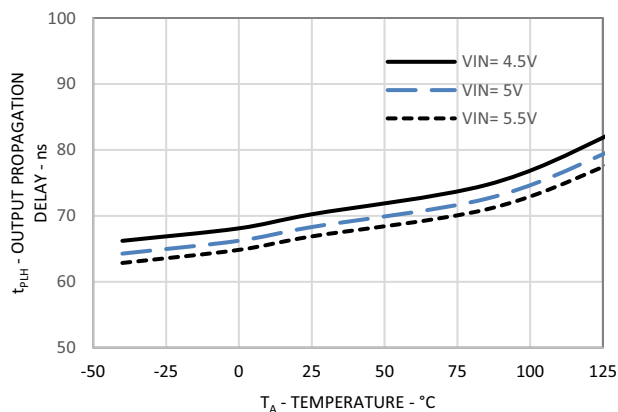
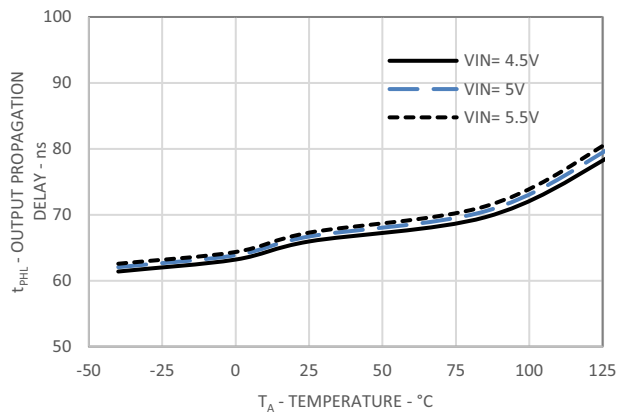
図 8 : t_{PLH} vs Temperature (V_{OUTP})図 9 : t_{PHL} vs Temperature (V_{OUTN})

図 10 : Pulse Width Distortion vs Temperature

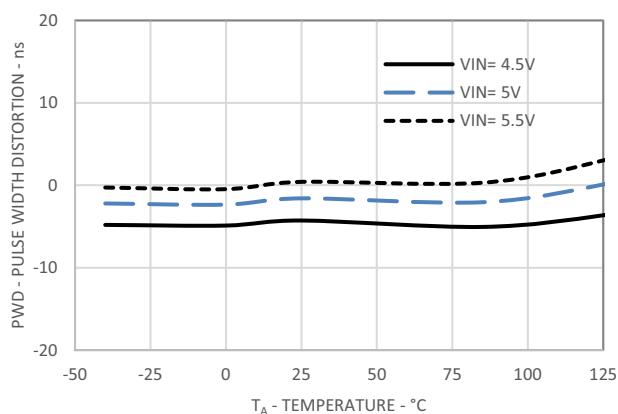


図 11 : Channel-to-Channel Skew vs Temperature

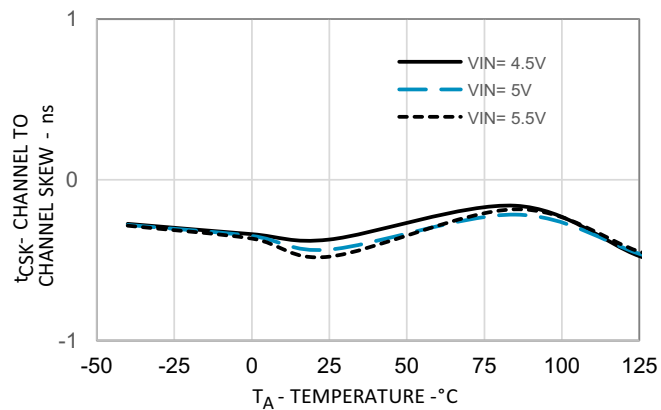
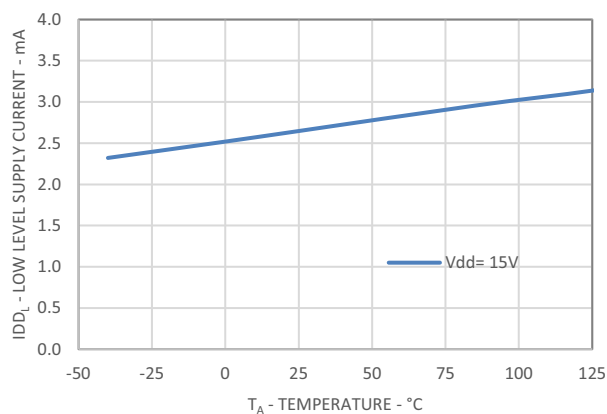
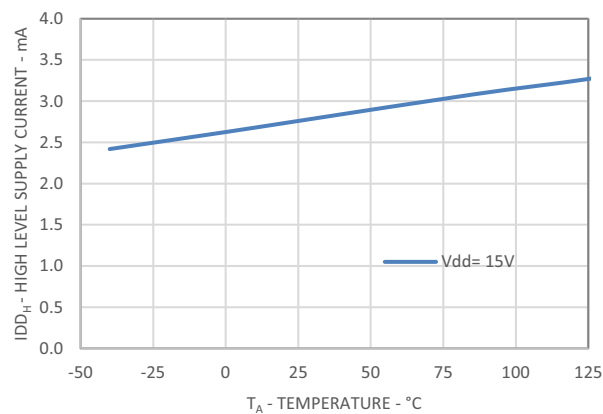
図 12 : I_{DDL} vs Temperature図 13 : I_{DDH} vs Temperature

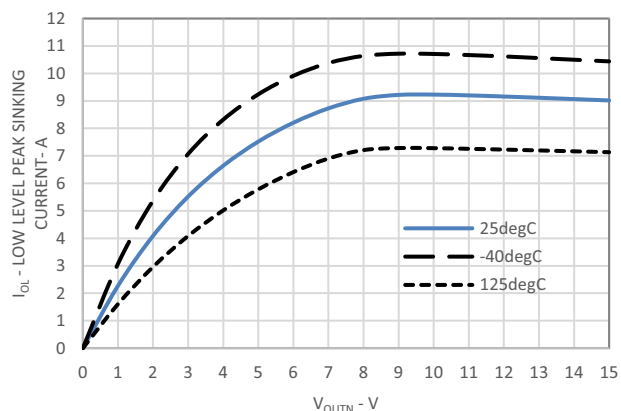
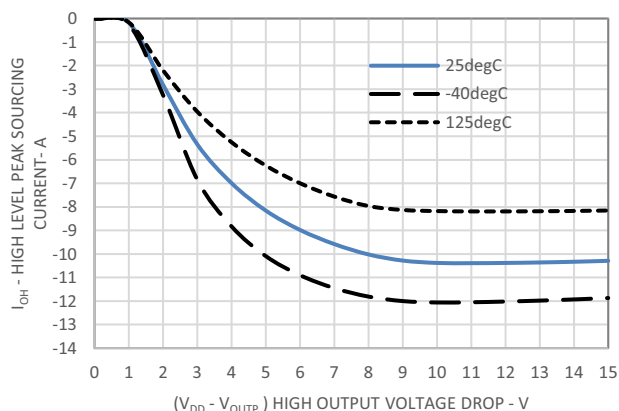
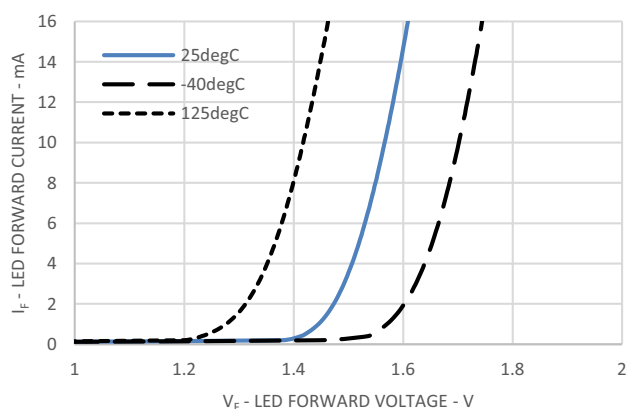
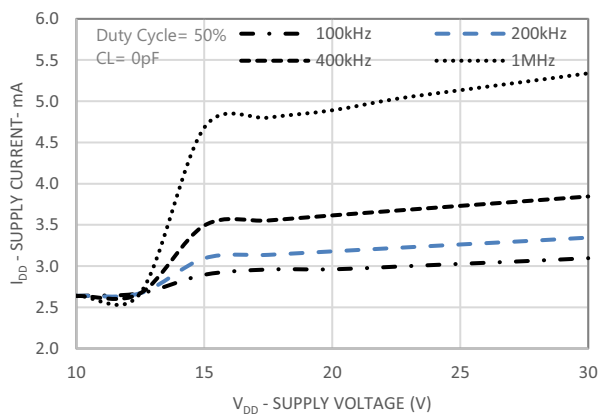
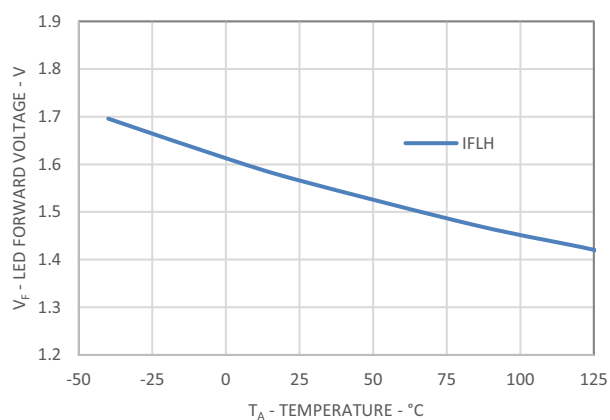
図 14 : I_{OL} vs V_{OUTN} 図 15 : I_{OH} vs ($V_{DD} - V_{OUTP}$)図 16 : I_F vs V_F 

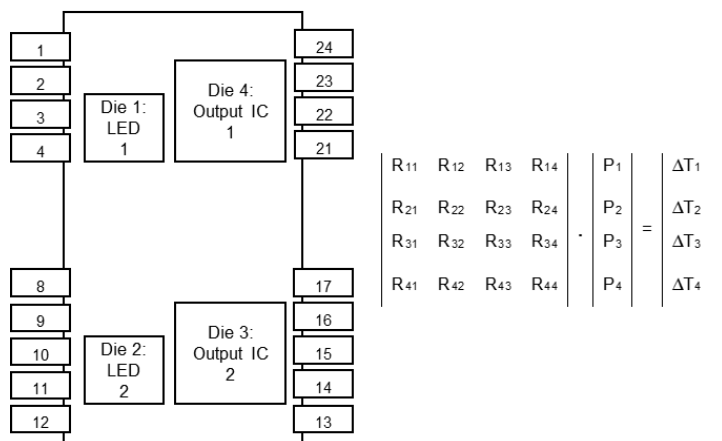
図 17 : Supply Current vs. Supply Voltage

図 18 : V_F vs Temperature

ACFJ-3262T の熱抵抗モデル

図 19 は、熱抵抗測定用の図を示しています。これは、4 つの熱源があるマルチチップ・パッケージです。線形重ね合わせの理論を適用すると、1 つのダイの加熱の効果は隣接するダイに起因すると考えられます。1 つのダイを加熱し、熱平衡に達した後すべての他のダイの温度を記録します。その後、2 番目のダイを加熱し、すべてのダイの温度を記録します。これを、4 番目のダイが加熱されるまで繰り返します。周囲温度、ダイ接合部温度および消費電力が既知の場合は、熱抵抗を計算することができます。熱抵抗の計算は、行列形式で求めることができます。この場合、4 つの熱源があるため、4 × 4 行列になります。

図 19 : Thermal Resistance Measurements



定義

R₁₁ : ダイ1 の加熱によるダイ1 の熱抵抗 (°C/W)
 R₁₂ : ダイ2 の加熱によるダイ1 の熱抵抗 (°C/W)
 R₁₃ : ダイ3 の加熱によるダイ1 の熱抵抗 (°C/W)
 R₁₄ : ダイ4 の加熱によるダイ1 の熱抵抗 (°C/W)

R₂₁ : ダイ1 の加熱によるダイ2 の熱抵抗 (°C/W)
 R₂₂ : ダイ2 の加熱によるダイ2 の熱抵抗 (°C/W)
 R₂₃ : ダイ3 の加熱によるダイ2 の熱抵抗 (°C/W)
 R₂₄ : ダイ4 の加熱によるダイ2 の熱抵抗 (°C/W)

R₃₁ : ダイ1 の加熱によるダイ3 の熱抵抗 (°C/W)
 R₃₂ : ダイ2 の加熱によるダイ3 の熱抵抗 (°C/W)
 R₃₃ : ダイ3 の加熱によるダイ3 の熱抵抗 (°C/W)
 R₃₄ : ダイ4 の加熱によるダイ3 の熱抵抗 (°C/W)

R₄₁ : ダイ1 の加熱によるダイ4 の熱抵抗 (°C/W)
 R₄₂ : ダイ2 の加熱によるダイ4 の熱抵抗 (°C/W)
 R₄₃ : ダイ3 の加熱によるダイ4 の熱抵抗 (°C/W)
 R₄₄ : ダイ4 の加熱によるダイ4 の熱抵抗 (°C/W)

P₁ : ダイ1 の消費電力 (W)
 P₂ : ダイ2 の消費電力 (W)
 P₃ : ダイ3 の消費電力 (W)
 P₄ : ダイ4 の消費電力 (W)

T₁ : すべてのダイからの熱によるダイ1 の接合部温度 (°C)
 T₂ : すべてのダイからの熱によるダイ2 の接合部温度 (°C)
 T₃ : すべてのダイからの熱によるダイ3 の接合部温度 (°C)
 T₄ : すべてのダイからの熱によるダイ4 の接合部温度 (°C)

T_A : 周囲温度 (°C)
 ΔT₁ : ダイ1 接合部と T_A との温度差
 ΔT₂ : ダイ2 接合部と T_A との温度差
 ΔT₃ : ダイ3 接合部と T_A との温度差
 ΔT₄ : ダイ4 接合部と T_A との温度差

$$T_1 = (R_{11} \times P_1 + R_{12} \times P_2 + R_{13} \times P_3 + R_{14} \times P_4) + T_A \quad (1)$$

$$T_2 = (R_{21} \times P_1 + R_{22} \times P_2 + R_{23} \times P_3 + R_{24} \times P_4) + T_A \quad (2)$$

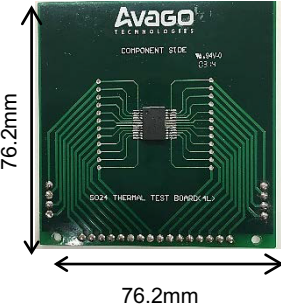
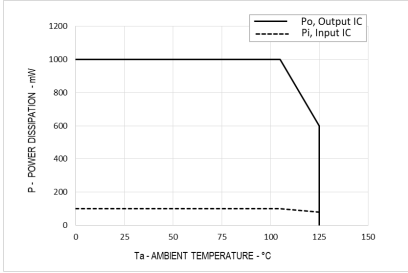
$$T_3 = (R_{31} \times P_1 + R_{32} \times P_2 + R_{33} \times P_3 + R_{34} \times P_4) + T_A \quad (3)$$

$$T_4 = (R_{41} \times P_1 + R_{42} \times P_2 + R_{43} \times P_3 + R_{44} \times P_4) + T_A \quad (4)$$

測定データ

測定は、JEDEC 規格 51-7 に従い、有効熱伝導率が高い基板上で実施されます。

表 1：テスト基板熱伝導率測定データ

テスト基板	テスト基板の条件	熱抵抗	消費電力ディレーティング図
	2 つの単層、パワー・プレーン、グランド・プレーンが統合された 4 層基板。 外層：銅の厚み 2 オンス 内層：銅の厚み 1 オンス	$R_{11} = 193.9^{\circ}\text{C/W}$ $R_{12} = 16.6^{\circ}\text{C/W}$ $R_{13} = 12^{\circ}\text{C/W}$ $R_{14} = 20.5^{\circ}\text{C/W}$ $R_{21} = 16.7^{\circ}\text{C/W}$ $R_{22} = 204.9^{\circ}\text{C/W}$ $R_{23} = 19.7^{\circ}\text{C/W}$ $R_{24} = 12^{\circ}\text{C/W}$ $R_{31} = 16.7^{\circ}\text{C/W}$ $R_{32} = 31^{\circ}\text{C/W}$ $R_{33} = 42^{\circ}\text{C/W}$ $R_{34} = 13.3^{\circ}\text{C/W}$ $R_{41} = 31.6^{\circ}\text{C/W}$ $R_{42} = 17.5^{\circ}\text{C/W}$ $R_{43} = 13.9^{\circ}\text{C/W}$ $R_{44} = 45.2^{\circ}\text{C/W}$	図20： Power Derating Chart Based on High Effective Thermal Conductivity  注： - Input LED power dissipation is derated linearly above 105°C from 100 mW to 80 mW at 125°C. - Output IC power dissipation is derated linearly above 105°C from 1000 mW to 600 mW at 125°C

熱計算に関する注意事項

ACFJ-3262T のアプリケーションおよび環境設計では、ゲート駆動フォトカプラ内の内部 IC と LED の接合部温度が 150°C を超えないようにする必要があります。以下の式は、最大消費電力と接合部温度の対応効果を計算することを目的としています。ここに示す熱抵抗モデルは、アプリケーション固有の環境内でのパッケージの性能を予測する手段でも、予測するものでもありません。表 1 に示す特定の PCB レイアウトでの熱性能比較の参照としてのみ使用できます。

入力 LED 消費電力、 P_1 および P_2 の計算

入力 LED 消費電力 (P_1) = I_F (LED) (推奨される最大) $\times V_F$ (LED, 125°C) $\times$ デューティ・サイクル

例：

$$P_1 = 16 \text{ mA} \times 1.85 \text{ V} \times 50\% \text{ デューティ・サイクル} = 15 \text{ mW}$$

$$P_2 = P_1 = 15 \text{ mW}$$

出力 IC 消費電力、 P_3 および P_4 の計算

出力 IC 消費電力 (P_3) = $P_{O(Static)}$ + P_{HS} + P_{LS}

各項目の説明：

- $P_{O(Static)}$ ：出力 IC によって消費された静的電力 = $I_{DD} \times V_{DD}$
- P_{HS} ： V_{OH} ピン = $(V_{DD} \times Q_G \times f_{PWM}) \times R_{DS,OH(MAX)} / (R_{DS,OH(MAX)} + R_{GH}) / 2$ でのハイサイド・スイッチング消費電力
- P_{LS} ： V_{OL} ピン = $(V_{DD} \times Q_G \times f_{PWM}) \times R_{DS,OL(MAX)} / (R_{DS,OL(MAX)} + R_{GL}) / 2$ でのローサイド・スイッチング消費電力
- Q_G ：16V 電源電圧での SiC ゲート電荷 (110nC)
- f_{PWM} ：入力 LED スwitchング周波数 (400 kHz)
- $R_{DS,OH(MAX)}$ ：最大ハイサイド出力インピーダンス (1.3Ω)
- R_{GH} ：外部ゲート充電抵抗 (2.2Ω)
- $R_{DS,OL(MAX)}$ ：最大ローサイド出力インピーダンス (1.2Ω)
- R_{GL} ：外部ゲート放電抵抗 (2.2Ω)

例：

$$P_{HS} = (16V \times 110nC \times 400 \text{ kHz}) \times 1.3\Omega / (1.3\Omega + 2.2\Omega) / 2 = 130.74 \text{ mW}$$

$$P_{LS} = (16V \times 110nC \times 400 \text{ kHz}) \times 1.2\Omega / (1.2\Omega + 2.2\Omega) / 2 = 124.24 \text{ mW}$$

$$P_{O(Static)} = 4 \text{ mA (データ・シート最大)} \times 16V = 64 \text{ mW}$$

$$P_3 = 64 \text{ mW} + 130.74 \text{ mW} + 124.24 \text{ mW} = 320 \text{ mW}$$

$$P_3 = P_4 = 0.32 \text{ mW}$$

有効熱伝導率が高い基板を使用した接合部温度の計算

例：

入力 LED1 接合部温度、 T_1

$$\begin{aligned} &= (R_{11} \times P_1 + R_{12} \times P_2 + R_{13} \times P_3 + R_{14} \times P_4) + T_A \\ &= (193.9^\circ\text{C/W} \times 15 \text{ mW}) + (16.6^\circ\text{C/W} \times 15 \text{ mW}) + (12^\circ\text{C/W} \times 320 \text{ mW}) + (20.5^\circ\text{C/W} \times 320 \text{ mW}) + 125^\circ\text{C} \\ &= 138^\circ\text{C} < T_J \text{ (絶対最大)} 150^\circ\text{C} \end{aligned}$$

入力 LED2 接合部温度、 T_2

$$\begin{aligned} &= (R_{21} \times P_1 + R_{22} \times P_2 + R_{23} \times P_3 + R_{24} \times P_4) + T_A \\ &= (16.7^\circ\text{C/W} \times 15 \text{ mW}) + (204.9^\circ\text{C/W} \times 15 \text{ mW}) + (19.7^\circ\text{C/W} \times 320 \text{ mW}) + (12^\circ\text{C/W} \times 320 \text{ mW}) + 125^\circ\text{C} \\ &= 138^\circ\text{C} < T_J \text{ (絶対最大)} 150^\circ\text{C} \end{aligned}$$

出力 IC2 接合部温度、 T_3

$$\begin{aligned} &= (R_{31} \times P_1 + R_{32} \times P_2 + R_{33} \times P_3 + R_{34} \times P_4) + T_A \\ &= (16.7^\circ\text{C/W} \times 15 \text{ mW}) + (31^\circ\text{C/W} \times 15 \text{ mW}) + (42^\circ\text{C/W} \times 320 \text{ mW}) + (13.3^\circ\text{C/W} \times 320 \text{ mW}) + 125^\circ\text{C} \\ &= 143^\circ\text{C} < T_J \text{ (絶対最大)} 150^\circ\text{C} \end{aligned}$$

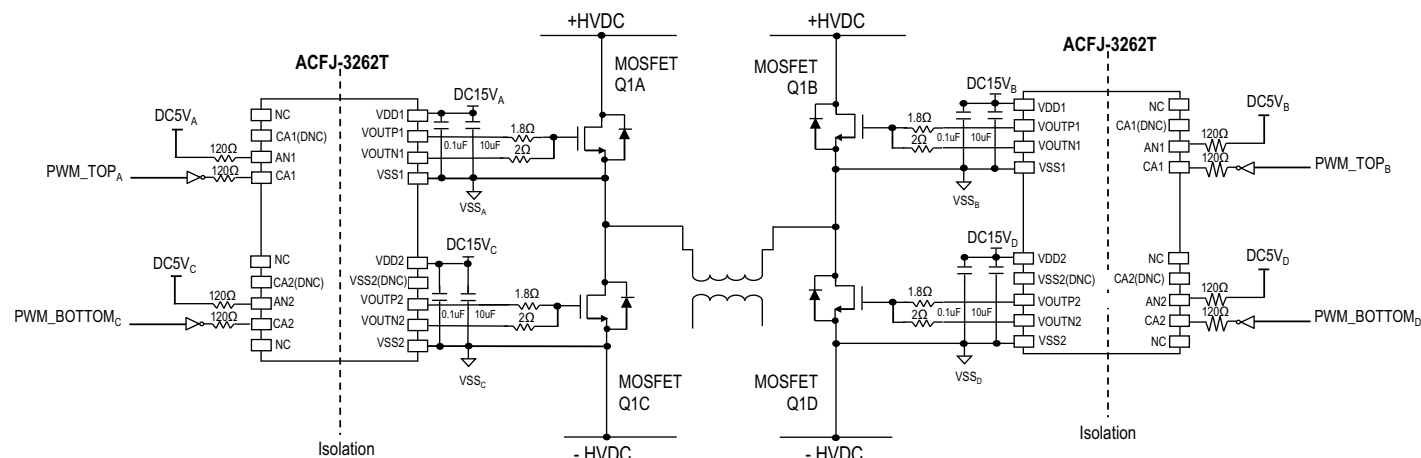
出力 IC1 接合部温度、 T_4

$$\begin{aligned} &= (R_{41} \times P_1 + R_{42} \times P_2 + R_{43} \times P_3 + R_{44} \times P_4) + T_A \\ &= (31.6^\circ\text{C/W} \times 15 \text{ mW}) + (17.5^\circ\text{C/W} \times 15 \text{ mW}) + (13.9^\circ\text{C/W} \times 320 \text{ mW}) + (45.2^\circ\text{C/W} \times 320 \text{ mW}) + 125^\circ\text{C} \\ &= 145^\circ\text{C} < T_J \text{ (絶対最大)} 150^\circ\text{C} \end{aligned}$$

注： T_1 、 T_2 、 T_3 、および T_4 の接合部温度は、所定の周囲温度 T_A で 150°C 以下である必要があります。

標準的な応用回路

図 21 : ACFJ-3262T Typical Application Circuit



注 : Component value is subjected to change based on application conditions.

外部ゲート抵抗のサイズ調整

ACFJ-3262T には、最適な MOSFET/IGBT スイッチング性能を実現するために、ゲート抵抗のオン/オフを柔軟に調整できる 2 つの個別のソース出力およびシンク出力があります。通常、新しい設計を行なう場合は、特定の条件下でテストされた MOSFET/IGBT のデータ・シートに記載された推奨値に基づいて、ゲート抵抗値を選択します。ただし、設計時には、ピーク・ゲート電流がドライバの推奨定格に収まるように、ゲート駆動の能力を考慮することも重要です。MOSFET/IGBT を直接駆動するために ACFJ-3262T を使用する場合は、設計者は、ゲート・ドライバと外部ゲート抵抗の両方の消費電力を考慮する必要があります。

例 :

$V_{DD} = 15V$ 、 $V_{SS} = \text{グランド (0V)}$ と仮定すると

- 推奨 $I_{OH(PEAK)}$ = 最大 V_{OUTP} ピーク出力ソース電流 = -6A
- 推奨 $I_{OL(PEAK)}$ = 最小 V_{OUTN} ピーク出力シンク電流 = 6A
- 最大ゲート・ターンオン抵抗、 $R_{gon(min)} \geq (V_{DD} - V_{SS}) / I_{OH(PEAK)} - R_{DS,OH(ON)} = 15V/6A - 0.8\Omega = 1.7\Omega$
- 最初に $R_{gon} = 1.8\Omega$ を選択。
- 最小ゲート・ターンオフ抵抗、 $R_{goff(min)} \geq (V_{DD} - V_{SS}) / I_{OL(PEAK)} - R_{DS,OL(ON)} = 15V/6A - 0.6\Omega = 1.9\Omega$
- 最初に $R_{goff} = 2\Omega$ を選択。

ゲート抵抗の消費電力は、次のように計算できます。

ターンオン・ゲート抵抗の消費電力、 $P_{(R_{gon})} = \text{Average } I_{gate(on)}^2 \times R_{gon}$

ターンオフ・ゲート抵抗の消費電力、 $P_{(R_{goff})} = \text{Average } I_{gate(off)}^2 \times R_{goff}$

初期 R_{gon} および R_{goff} 値を選択後、実際の用途の要件下で回路と MOSFET/IGBT をテストして、スイッチング損失、MOSFET/IGBT 電圧スパイクなどを確認し、ゲート抵抗値を微調整してください。

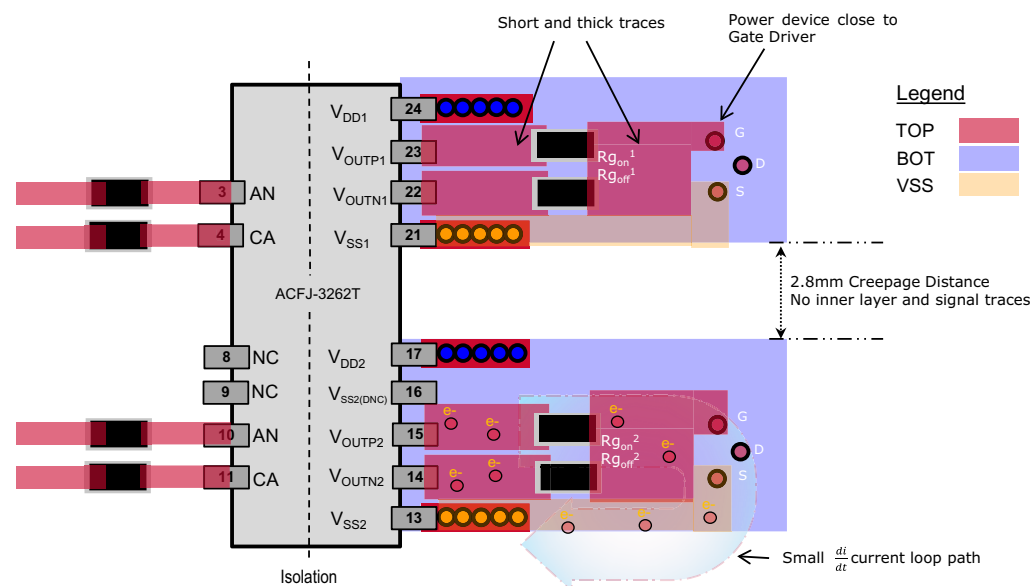
レイアウトのガイドライン

約 10A のゲート駆動のシンク出力では、グラウンド・バウンスの影響を緩和するために、プリント基板のレイアウト設計時には、電流リターン・パスのインダクタンスが最小になる様に設計をする必要があります。このことを考慮しないと、PCB/ゲート駆動部での寄生成分の影響が支配的になります。

アウトバウンドとリターン電流間のループを最小にすることで、インダクタンスが最小化できます。ゲート駆動部は、短く厚みのある配線層を使って電力デバイス (MOSFET/IGBT など) の近くに配置し、高電流スイッチング経路の寄生インダクタンスを最小限に抑える必要があります。

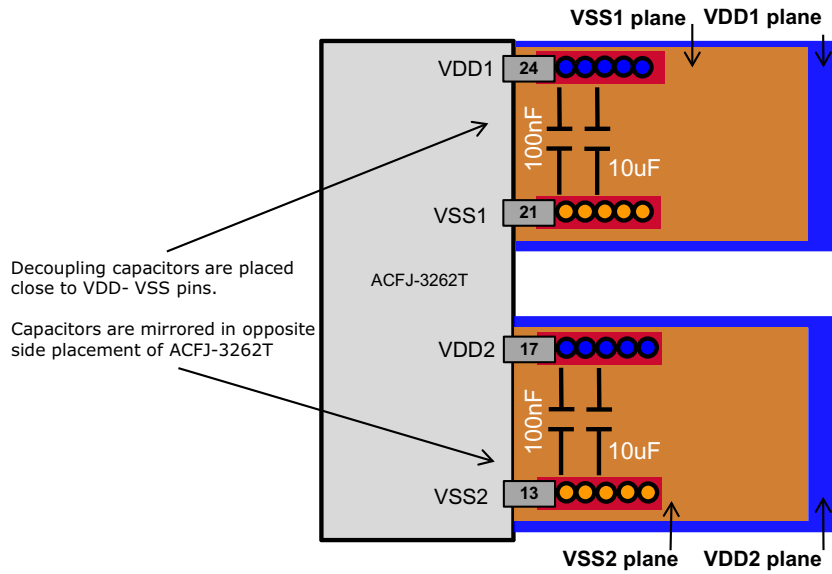
高電圧絶縁回路と入力基準回路の間は、常に適切な間隔を維持する必要があります。2つの隣接するハイサイド絶縁型チャネル (上部チャネルと下部チャネルなど) の間は、最小間隔を維持する必要があります。この間隔が不十分な場合、有効絶縁性能が低下し、寄生結合が増え、部品の性能が低下します。図 22 は、推奨される PCB レイアウト・ガイドラインを示しています。

図 22 : PCB Layout Guidelines



電源バイパス・コンデンサの配置と配線には特に注意が必要です。スイッチングによる瞬時電流が流れる際、ゲート電荷の大部分はバイパス・コンデンサから供給されます。バイパス・コンデンサのトレース長を短く維持することで、低供給リップルおよびクリーンなスイッチング波形を確保します。バイパス・コンデンサは、複数のビア・ホールを使用して電源プレーンとグラウンド・プレーンに接続することを推奨します。プレーン層は、IC へのデカップリング・コンデンサの役割を担うと同時に、より優れた熱放散を提供できます。図 23 は、バイパス・コンデンサの配置と、PCB プレーンの積層を示しています。

図 23 : PCB Planes Stack-Up and Bypass Capacitors Placement



Copyright © 2022-2023 Broadcom. All Rights Reserved. 用語「Broadcom」は、Broadcom Inc. および/またはその子会社を指します。詳細については、[jp.broadcom.com](https://www.broadcom.com/jp) をご覧ください。本書に記載された商標、商標名、サービス・マーク、ロゴはすべて、各社が所有権を有しています。

Broadcom は、信頼性、機能または設計を改善するために、本書の製品またはデータを通知なしに変更する権利を留保します。Broadcom によって提供される情報の正確さと信頼性には細心の注意を払っています。しかしながら、Broadcom は、この情報の適用または使用、あるいは本書に記載された製品または回路の適用または使用から生じるいかなる責任も負わず、特許権や他の権利によるいかなるライセンスも譲渡しません。